



CAPTEUR ÉOLE

DOSSIER TECHNIQUE

1	PRÉSENTATION	2
1.1	Considérations générales	2
1.2	Présentation fonctionnelle	2
2	MESURE DU VENT	4
2.1	Constitution du capteur (tête de mesure)	4
2.2	Principe physique de la mesure	4
3	DIFFÉRENTES CONFIGURATION DE LA MAQUETTE ÉOLE	6
3.1	Configuration « réelle »	6
3.2	Configuration « réduite »	6
3.3	Configuration « développement »	6
3.4	Paramétrage de la liaison série	7
3.5	Modes de fonctionnement	7
4	SCHÉMAS STRUCTURELS DE LA MAQUETTE ÉOLE	8
5	SCHÉMA D'IMPLANTATION DE LA MAQUETTE ÉOLE	16
6	SCHÉMA STRUCTUREL DE LA TÊTE DE MESURE	17
7	ARCHITECTURE FONCTIONNELLE DU CPLD ispM4A5-64/32	18
8	CONFIGURATION DU CIRCUIT ANALOGIQUE PROGRAMMABLE ispPac20 ...	19
9	ÉLÉMENTS DE PROGRAMMATION DU MICROCONTRÔLEUR PIC18F452	20
10	DISCRIMINATEUR	22
10.1	Schéma structurel	22
10.2	Schéma d'implantation	23
11	DOCUMENTATIONS « CONSTRUCTEURS »	24
12	TABLEAU DES CODES ASCII	32

1 PRÉSENTATION

1.1 Considérations générales

Le capteur ÉOLE est à la fois un anémomètre et une girouette. Autrement dit, il mesure le vent en force (vitesse) et en direction.

Il est constitué d'une « tête de mesure » et de deux cartes électroniques : la « maquette ÉOLE » et le « discriminateur ».

Le principe de la mesure du vent est fondé sur le phénomène de propagation des ultrasons dans l'air. Cette mesure du vent est de type différentiel, ce qui nécessite également, comme expliqué plus loin, une mesure de température.

La tête de mesure porte les transducteurs piézoélectriques et un capteur de température.

A partir des mesures brutes effectuées sur cette tête, la maquette ÉOLE calcule les grandeurs « vent » et « température », les affiche sur son module LCD et les transmet sur la liaison série.

Cette maquette module également son propre courant de consommation pour permettre au discriminateur d'extraire les chaînes de caractères à destination de la liaison série. Ceci permet de réduire la connectique aux deux seuls fils d'alimentation, avantage certain dans une configuration réelle puisque le capteur est généralement situé en haut d'un mât.

1.2 Présentation fonctionnelle (cf. schéma fonctionnel page DT 3/32)

Le déroulement d'une mesure élémentaire (émetteur → récepteur) est contrôlé par un séquenceur logique FP2.

Le bloc de sélection FP3 permet à l'unité de traitement FP1 de faire porter la mesure élémentaire contrôlée par FP2 sur n'importe lequel des axes de mesure.

La fonction FP4 assure à la fois l'excitation de l'émetteur et la sélection du récepteur sur l'axe de mesure sélectionné.

Le signal capté par le récepteur sélectionné est amplifié et filtré (passe-bande) par FP5.

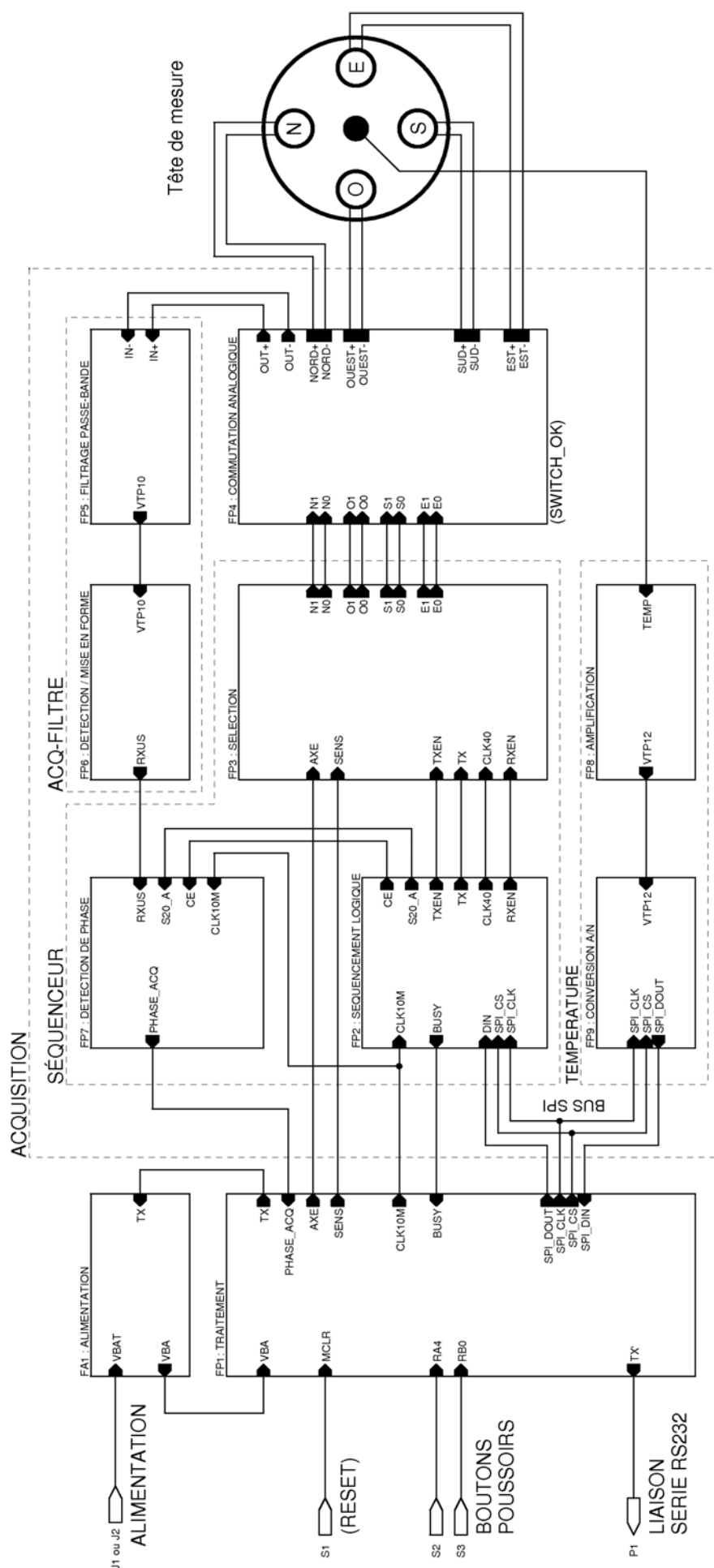
Une mise en forme est ensuite assurée par FP6.

Les mesures des variations des temps de propagation sont effectuées par un détecteur de phase FP7.

Quant à l'unité de traitement FP1 qui pilote tout l'ensemble, ses principales tâches sont :

- ♦ le déclenchement des mesures par activation de FP2 et FP3,
- ♦ la récupération des résultats de ces mesures en sortie de FP7,
- ♦ l'élaboration des informations « VENT » et « température » à partir de ceux-ci,
- ♦ l'adaptation du format de ces informations au mode de transmission retenu (chaînes de caractères au format série RS232).

FA1 contrôle les tensions internes d'alimentation. Elle assure également la transmission des mesures par l'intermédiaire des deux fils d'alimentation en modulant le courant de consommation (courant porteur).



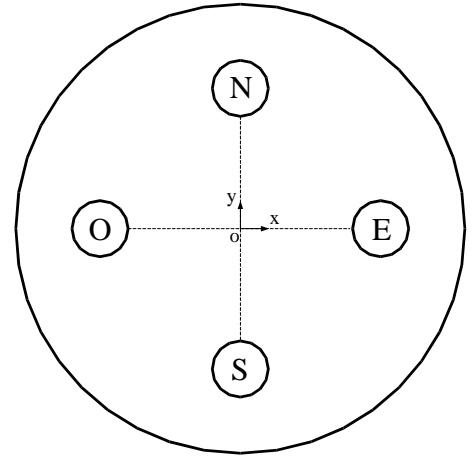
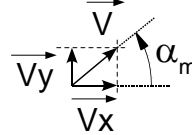
2 MESURE DU VENT

2.1 Constitution du capteur (tête de mesure)

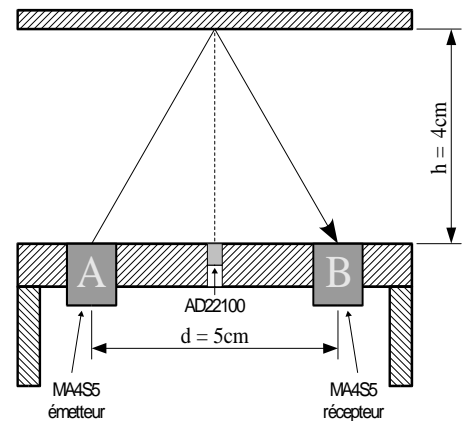
Comme l'indique la vue de dessus ci-contre, le capteur Éole est constitué de transducteurs ultrasonores disposés suivant les quatre points cardinaux.

Ils forment ainsi deux axes de mesure orthogonaux et indépendants : OUEST/EST (axe des x) et SUD/NORD (axe des y).

La mesure globale d'un vent de direction quelconque est obtenue par les mesures de ses deux composantes V_x et V_y .



La particularité du capteur Éole est de fonctionner par réflexion. Dans l'exemple ci-contre un transducteur A est émetteur d'ultrasons tandis que son vis-à-vis B joue le rôle de récepteur. Grâce à cette configuration géométrique, les transducteurs ne sont pas placés dans l'écoulement du vent et les turbulences induites par le capteur lui-même sont minimisées.



2.2 Principe physique de la mesure

Le principe de la mesure du vent est fondé sur la mesure des temps de propagation des ultrasons sur les deux axes (x et y) et dans les deux sens ($O \rightarrow E$, $E \rightarrow O$, $S \rightarrow N$, $N \rightarrow S$).

En raisonnant sur un axe AB (SN ou EO), l'onde ultrasonore doit parcourir une distance constante D sur le trajet $A \rightarrow B$ (ou $B \rightarrow A$) telle que :

$$D = \sqrt{(d^2 + 4 \cdot h^2)} \quad (I)$$

Données relatives à la vitesse du son dans l'air notée C

Elle ne dépend pas de la fréquence des ultrasons. À 20°C elle vaut : $C = 343$ m/s. De manière plus précise cette vitesse est fonction de la température de l'air suivant une loi du type :

$$C = C_0 \cdot \sqrt{1 + \frac{\theta}{\theta_0}} \quad (II)$$

- ♦ C_0 = vitesse du son à 0 °C = 331,45 m.s⁻¹,
- ♦ θ = température de l'air en degrés Celsius,
- ♦ θ_0 = constante = 273°C.

En absence de vent, la durée t_A du trajet $A \rightarrow B$ sera égale à la durée t_B du trajet $B \rightarrow A$. En notant C la vitesse du son dans l'air (voir ci-dessus), on aura :

$$t_A = t_B = \frac{D}{C} \quad (III)$$

Ainsi à 20°C on aurait :

$$t_A = t_B = \frac{D}{C} = \frac{\sqrt{(0,05^2 + 4 \cdot 0,04^2)}}{343} \simeq \frac{0,09434}{343} \simeq 275 \mu s \quad (IV)$$

En cas d'augmentation de la température, ces deux durées t_A et t_B restent égales mais sont raccourcies puisque C , vitesse du son dans l'air, augmente.

En présence de vent ces deux durées sont modifiées. Par exemple si le vent est dans le sens $A \rightarrow B$, le trajet $A \rightarrow B$ est accéléré (t_A diminue) tandis que le trajet $B \rightarrow A$ est ralenti (t_B augmente).

On montre alors qu'une valeur expérimentale de V_{AB} , composante du vent sur cet axe AB , peut être déduite des temps de propagation mesurés t_A et t_B grâce à la relation suivante :

$$V_{AB} = \frac{(d^2 + 4 \cdot h^2)}{2 \cdot d} \cdot \left(\frac{1}{t_A} - \frac{1}{t_B} \right) \quad (V)$$

La mesure du vent dépend dans ce cas uniquement de la géométrie du capteur (d et h) et se fait indépendamment de la température. La difficulté réside dans la mesure des valeurs absolues des temps de propagation t_A et t_B .

Dans certaines conditions d'approximations qui sont vérifiées sur le capteur ÉOLE, la relation (V) peut être ramenée à :

$$V_{AB} = \frac{C^2}{2 \cdot d} \cdot (t_B - t_A) = \frac{C^2}{2 \cdot d} \cdot t_{BA} \quad (VI)$$

Dans ce cas les mesures absolues des temps de propagation t_A et t_B ne sont pas nécessaires. En effet, une simple mesure différentielle sur les temps de propagation ($t_{BA} = t_B - t_A$) suffit. Par contre la connaissance de la température est nécessaire puisque C , vitesse du son dans l'air, intervient dans l'équation (VI).

Le capteur ÉOLE fonctionne sur le principe différentiel de l'équation (VI), ce qui justifie notamment la présence d'un capteur de température AD22100 situé au centre de la tête de mesure.

La mesure sur l'axe OE donne la composante du vent sur l'axe des x :

$$V_X = \frac{C^2}{2 \cdot d} \cdot (t_E - t_O) = \frac{C^2}{2 \cdot d} \cdot t_{EO} \quad (VII)$$

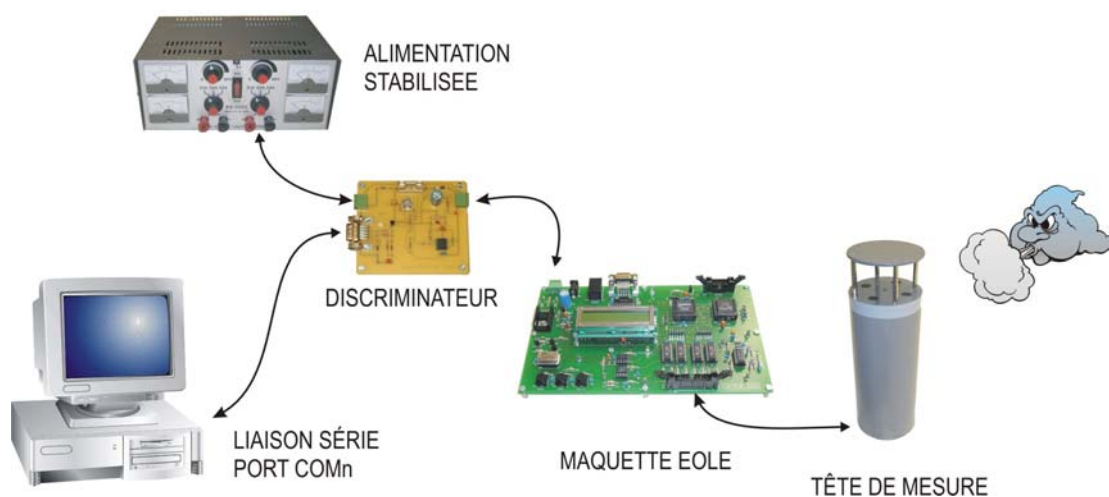
La mesure sur l'axe SN donne la composante du vent sur l'axe des y :

$$V_Y = \frac{C^2}{2 \cdot d} \cdot (t_N - t_S) = \frac{C^2}{2 \cdot d} \cdot t_{NS} \quad (VIII)$$

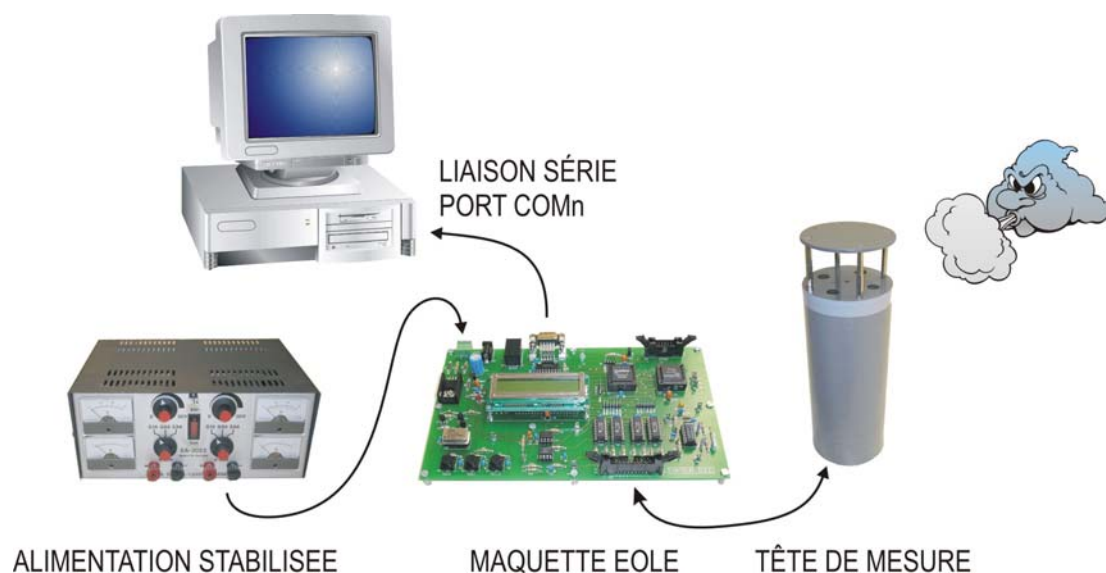
Le vent global mesuré est déduit par simple composition vectorielle des ces deux composantes. On obtient donc ainsi la vitesse (anémomètre) et la direction (girouette) du vent grâce à un capteur unique ne comportant aucune pièce mécanique en mouvement.

3 DIFFÉRENTES CONFIGURATIONS DE LA MAQUETTE ÉOLE

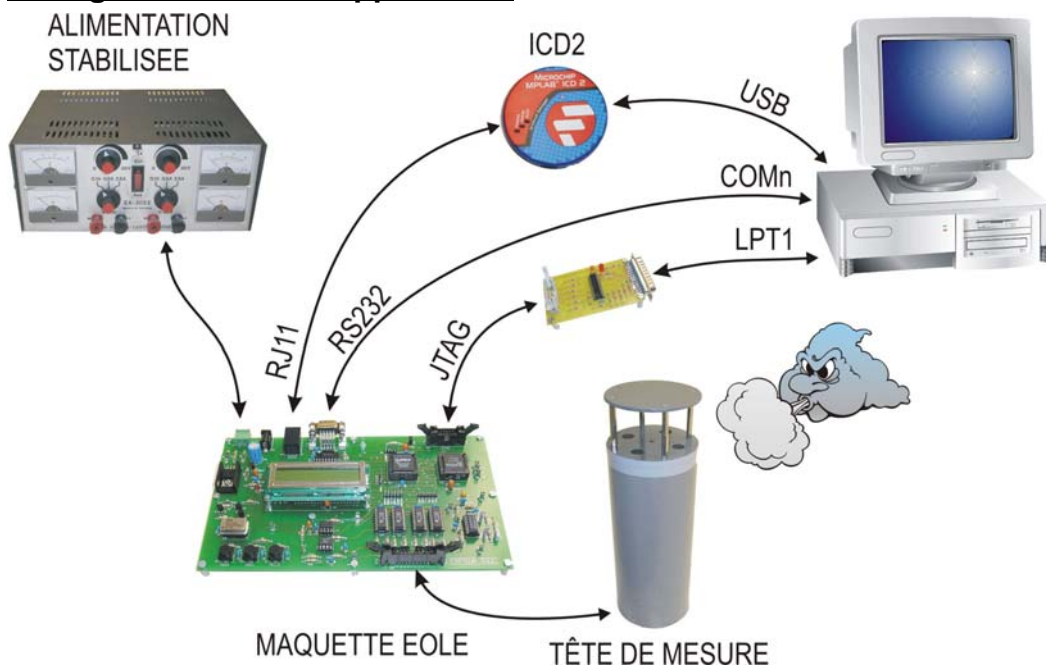
3.1 Configuration « réelle »



3.2 Configuration « réduite »



3.3 Configuration « développement »



3.4 Paramétrage de la liaison série

19 200 bits/s - 8 bits de données - 1 bit de stop - pas de parité - aucun contrôle de flux

3.5 Modes de fonctionnement

La maquette ÉOLE ne nécessite aucun réglage. Cependant elle utilise en interne un détecteur de phase (FP7) dont le point de repos doit être correctement réglé.

A tout moment, ce point de repos peut être auto-calibré. Cette procédure est déclenchée par un appui simultanément sur les deux boutons poussoirs S2 et S3.

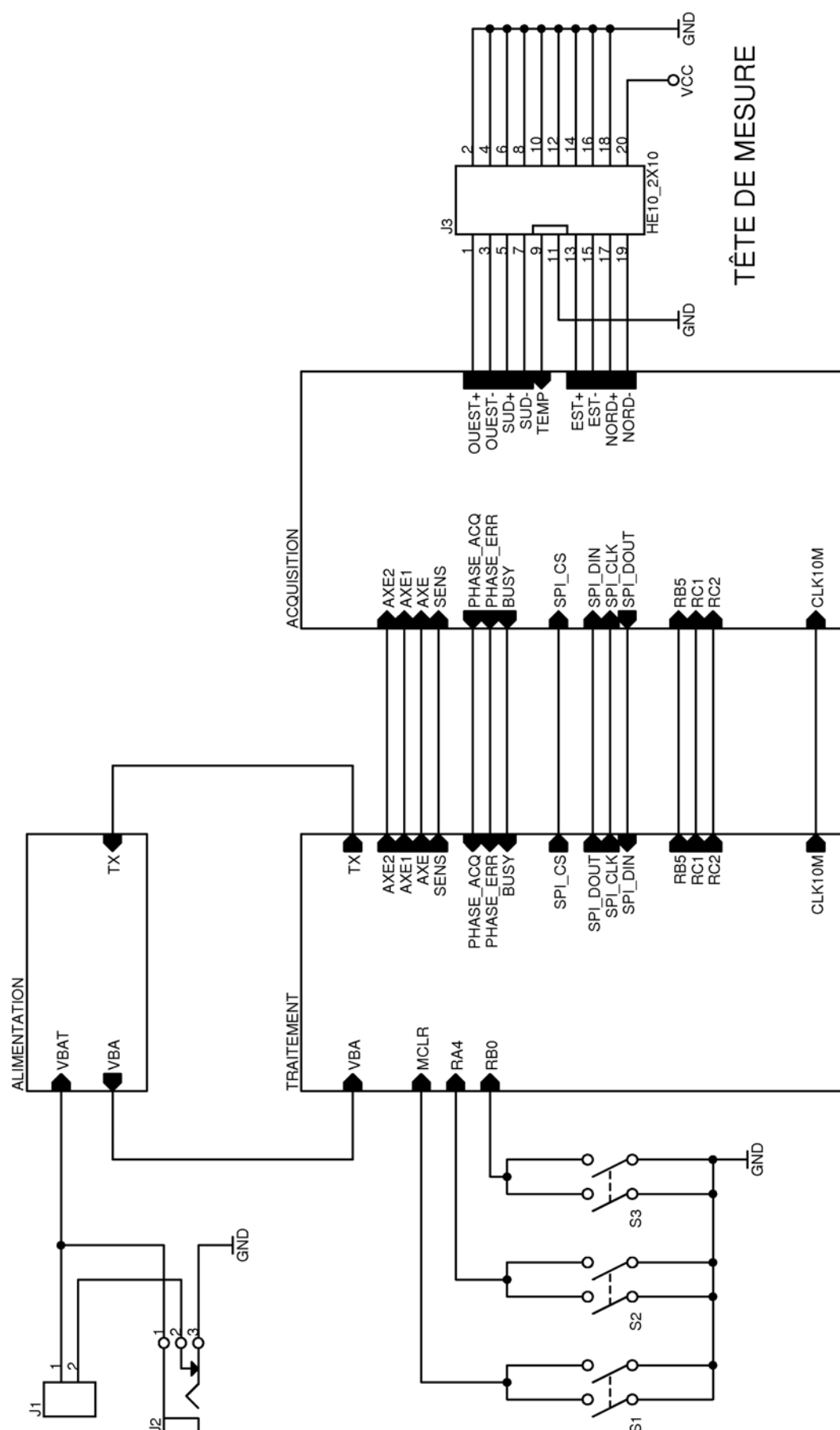
Cette auto-calibration doit être effectuée par vent nul.

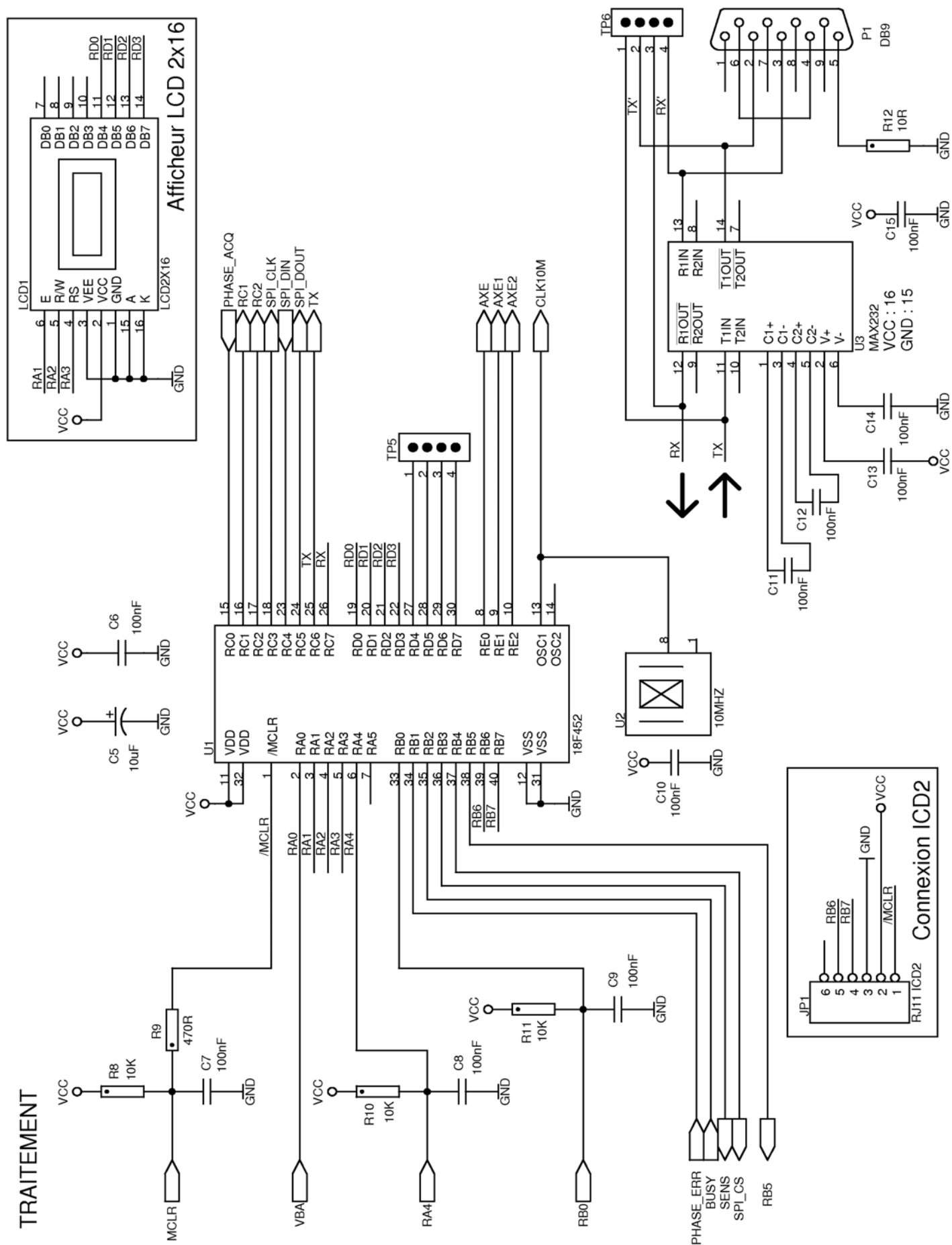
Au cours du fonctionnement ce point de repos peut être sujet à dérives du fait notamment des variations de température de l'air. La maquette ÉOLE est donc dotée de fonctionnalités de compensation de ce point de repos. Plusieurs niveaux de compensation peuvent être activés en fonction des positions des boutons poussoirs S2 et S3 lors du RESET (ou de la mise sous tension). Le tableau suivant récapitule les différents modes de compensation.

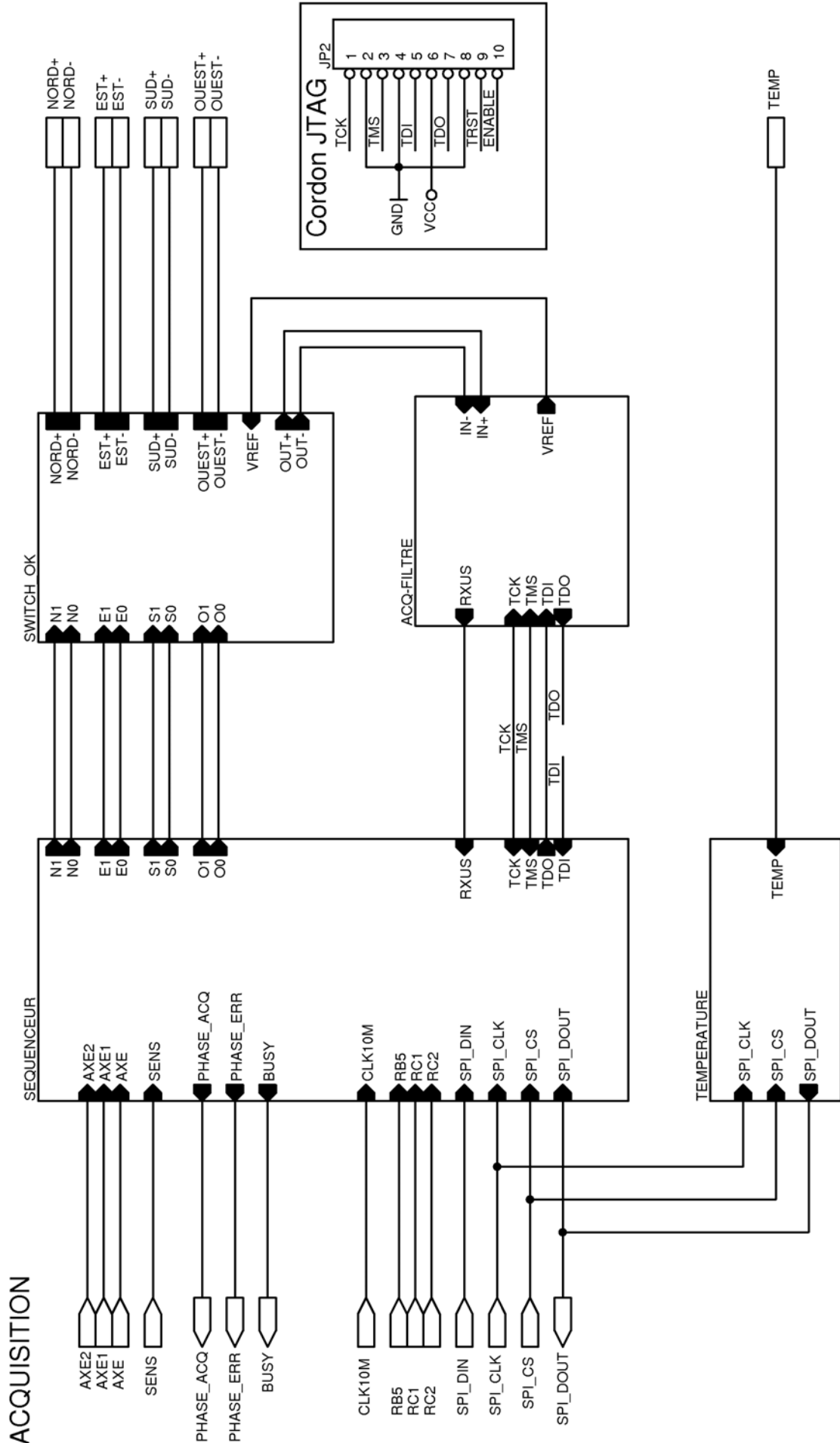
S2	S3	MODE	<i>Compensation statique en température du point de repos</i>	<i>Compensation dynamique du point de repos</i>	<i>Correction dynamique de la température</i>
OFF	OFF	0	OUI	OUI	OUI
OFF	ON	1	OUI	OUI	NON
ON	OFF	2	OUI	NON	NON
ON	ON	3	NON	NON	NON

Remarque : bien que la mesure de température puisse être corrigée de manière dynamique (mode 0), la valeur de température affichée correspond toujours à celle du capteur AD22100 situé sur la tête de mesure. La valeur corrigée dynamiquement n'est utilisée que pour le calcul du vent.

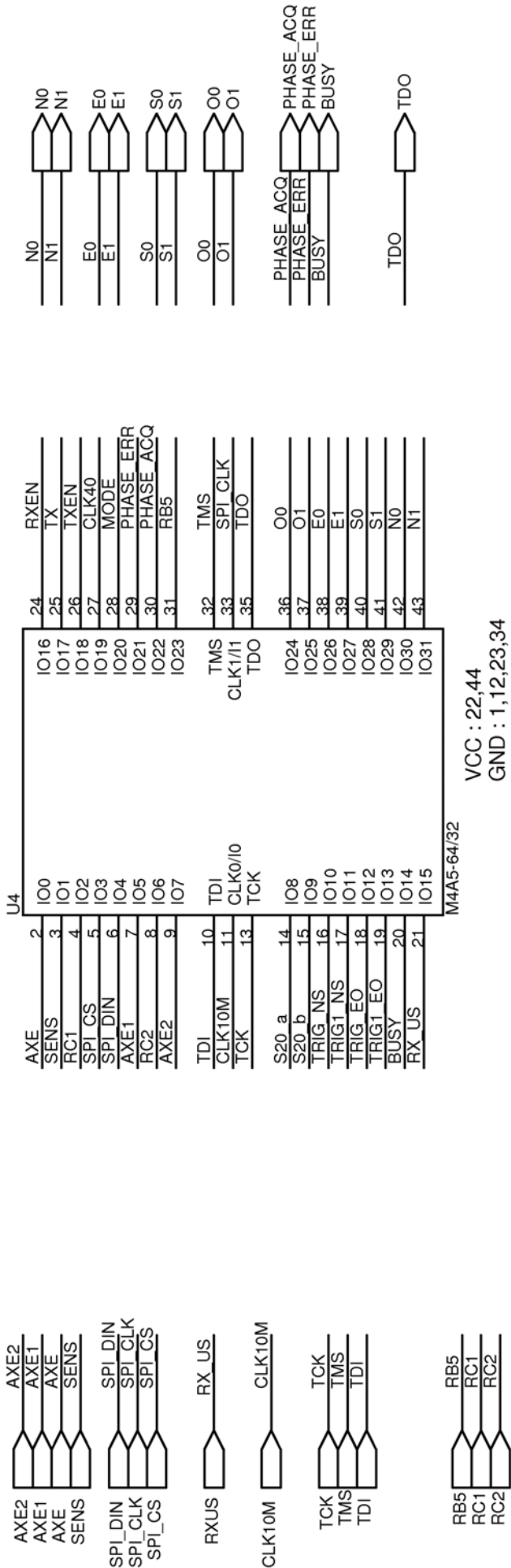
4 SCHÉMAS STRUCTURELS HIÉRARCHIQUES DE LA MAQUETTE ÉOLE





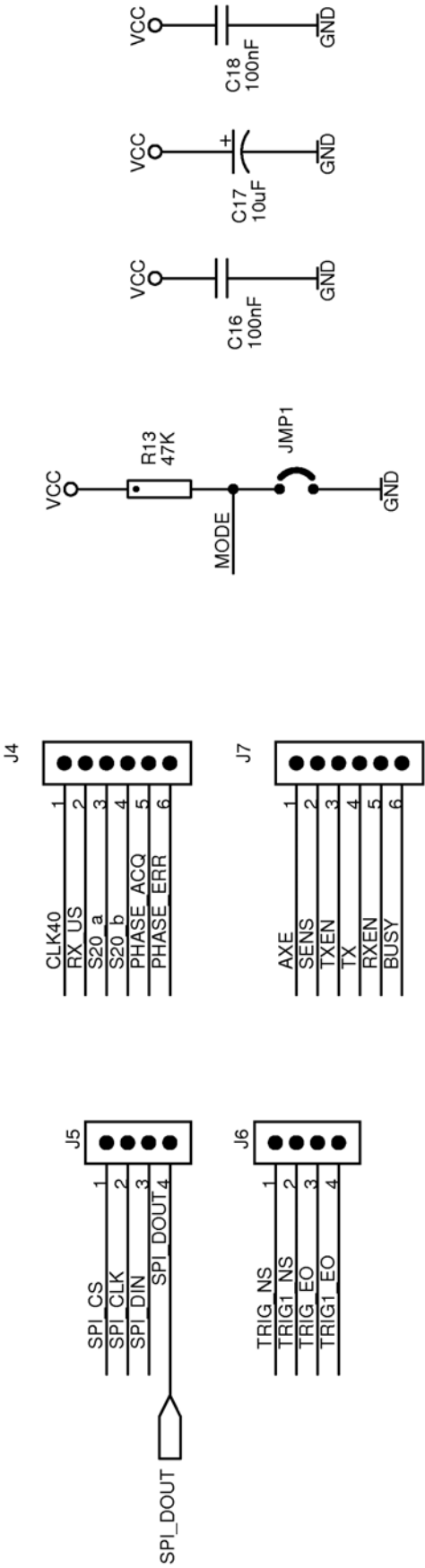


SEQUENCEUR

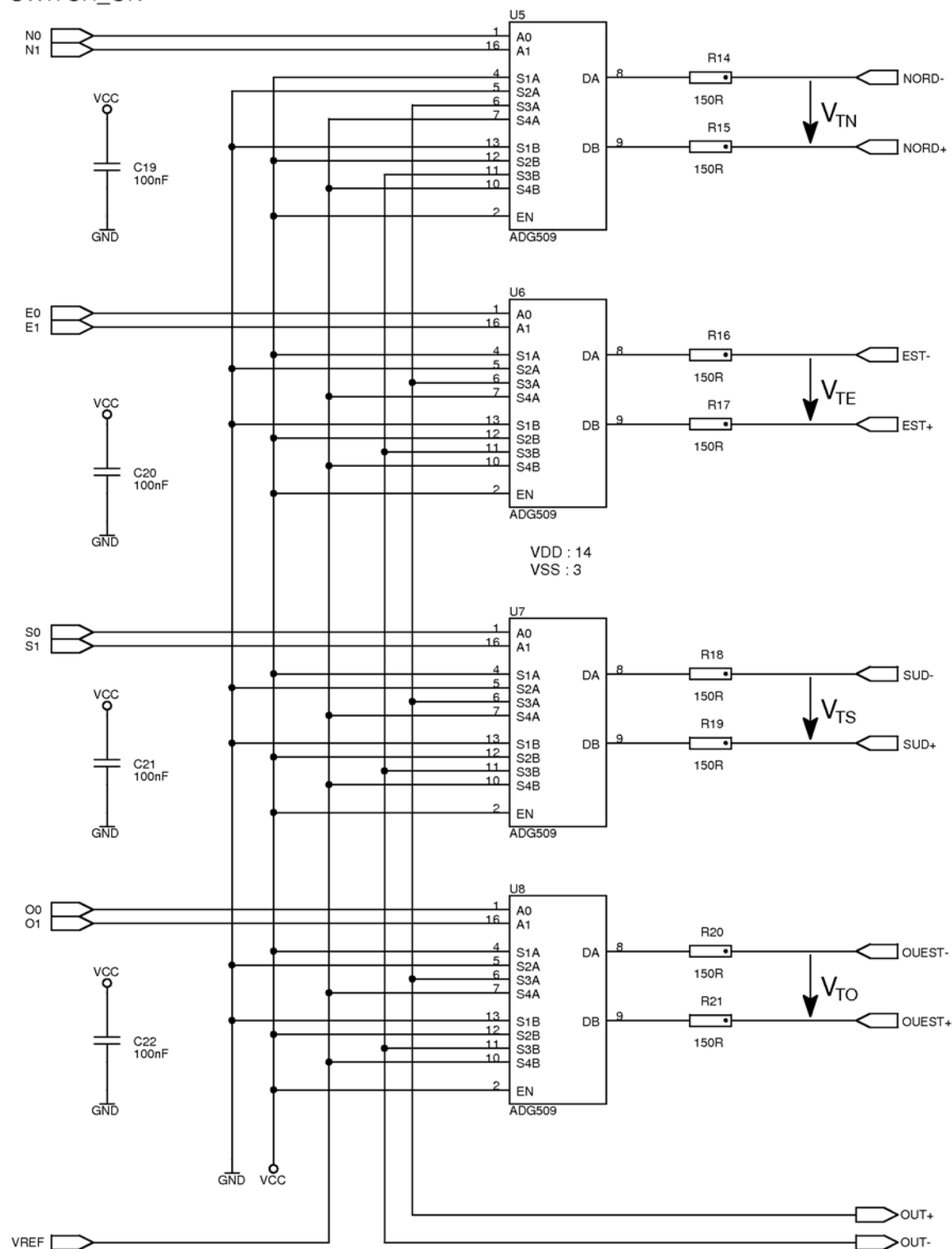


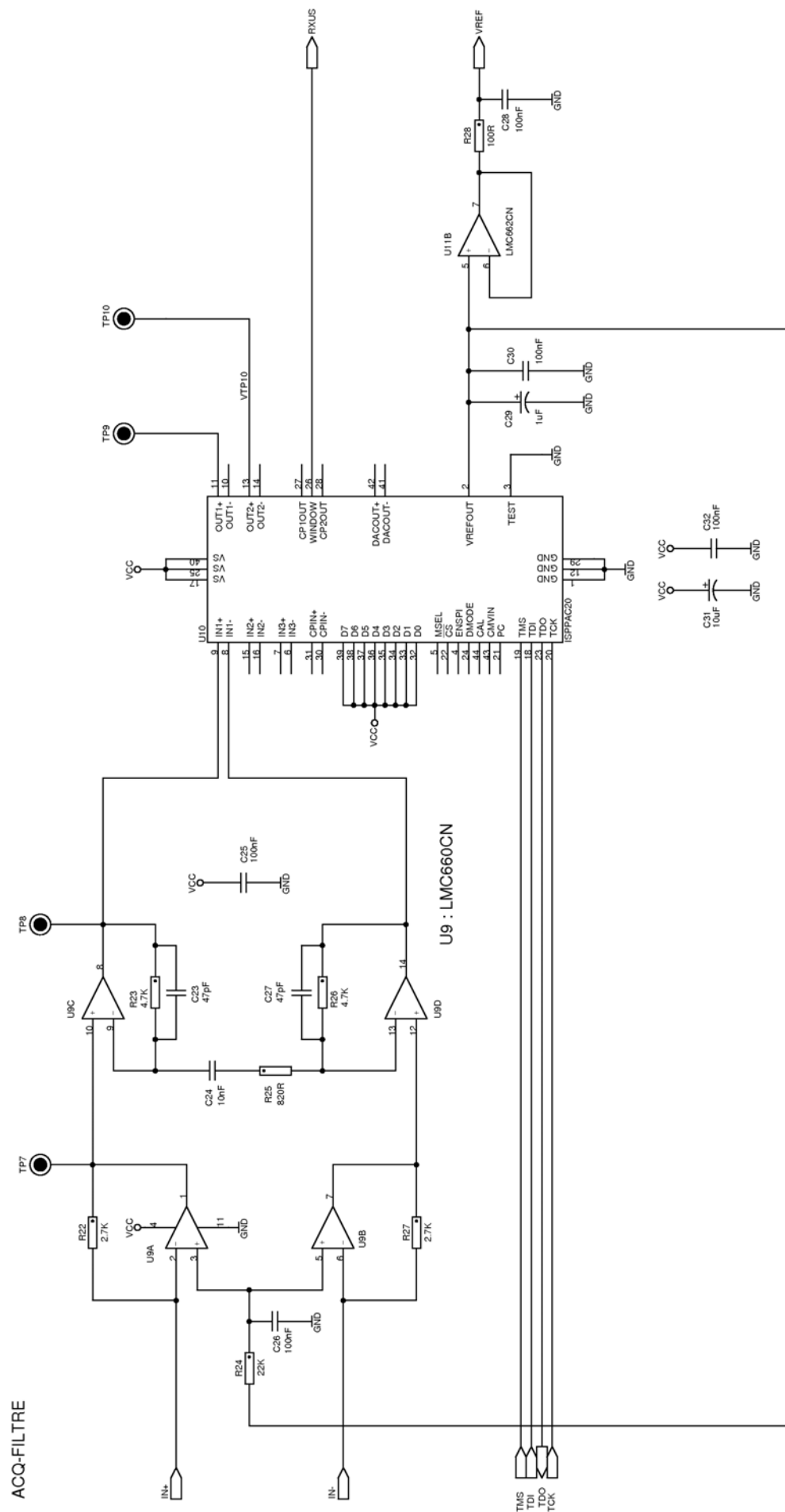
VCC : 22,44
GND : 1,12,23,34

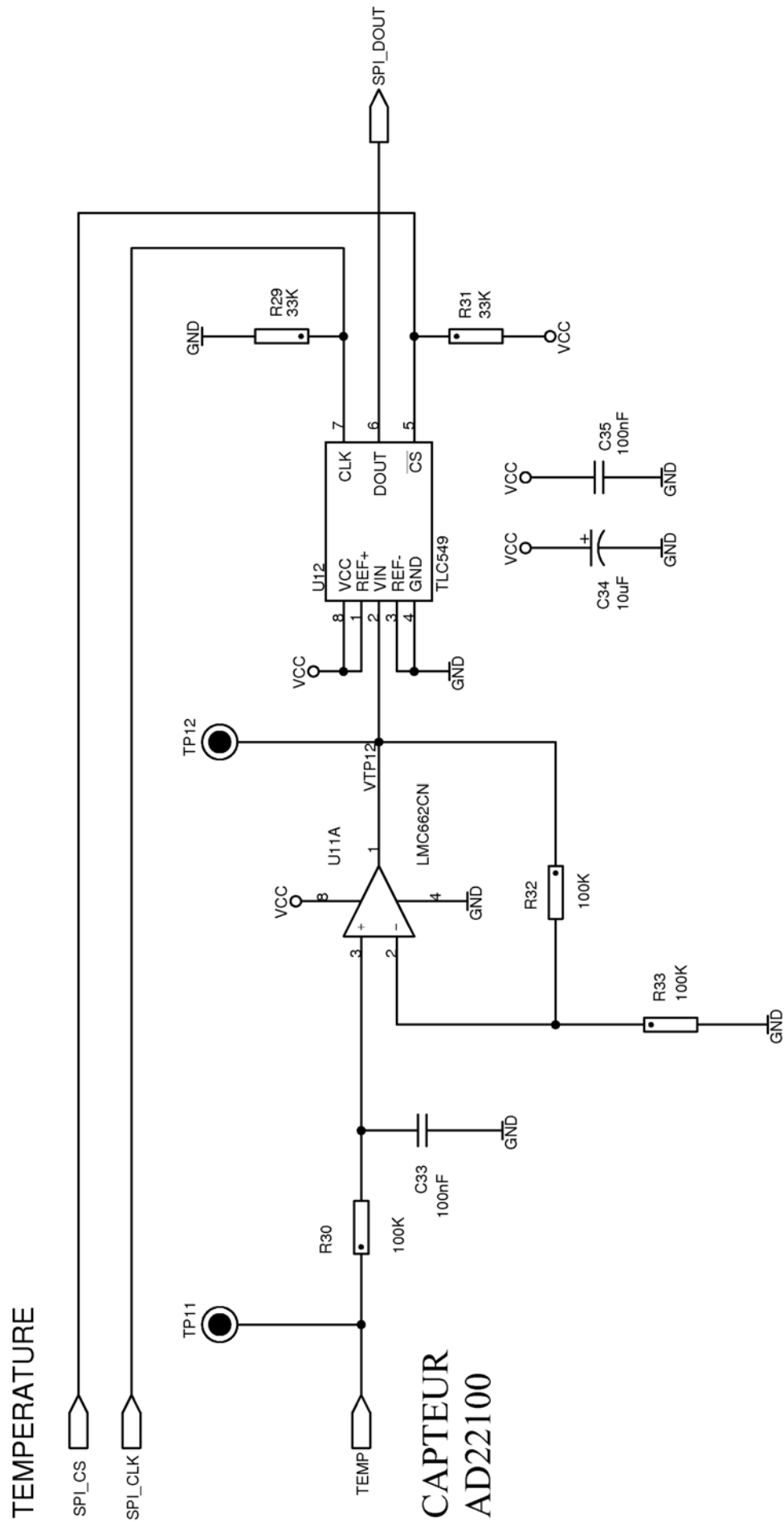
M4A5-64/32

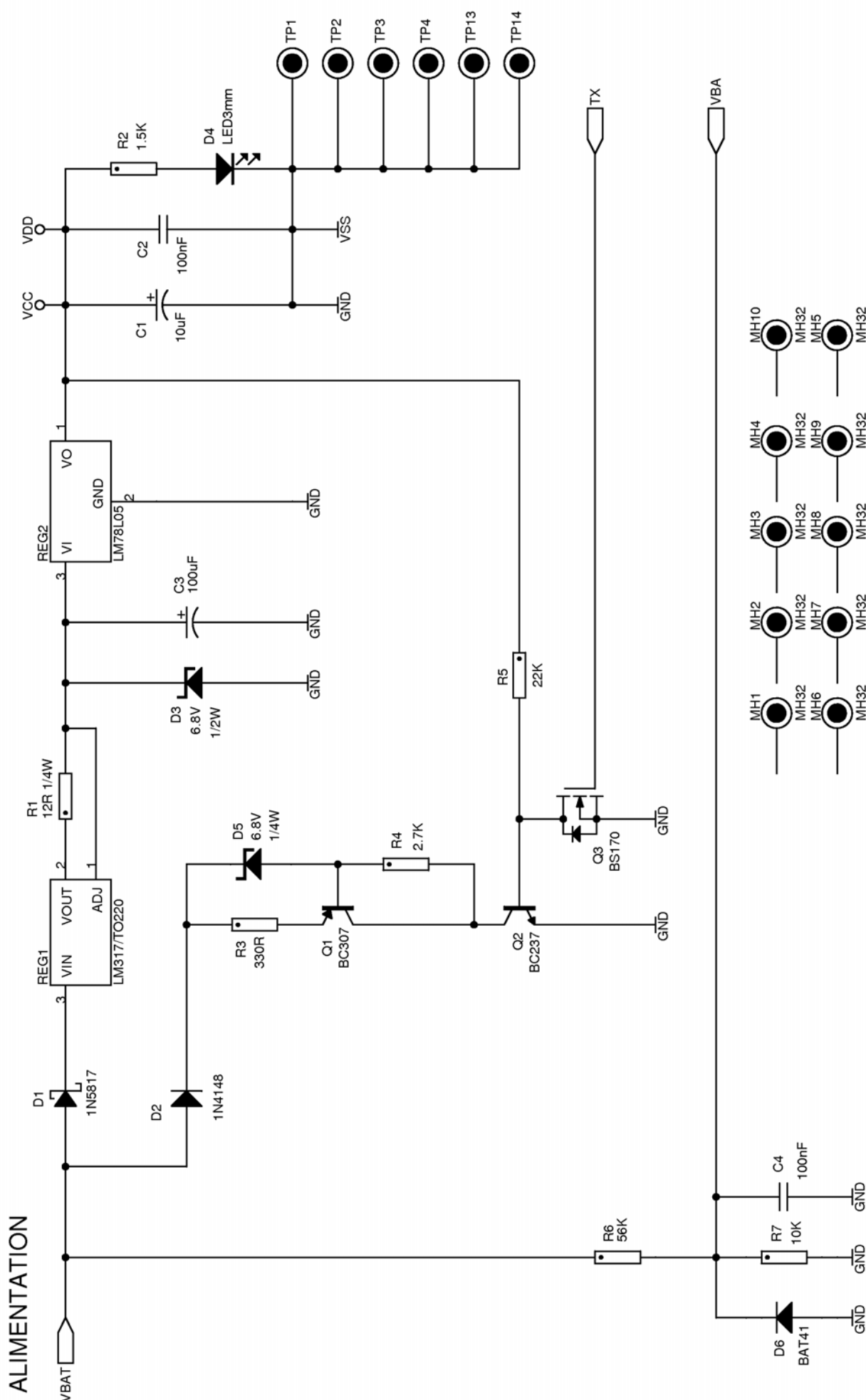


SWITCH_OK

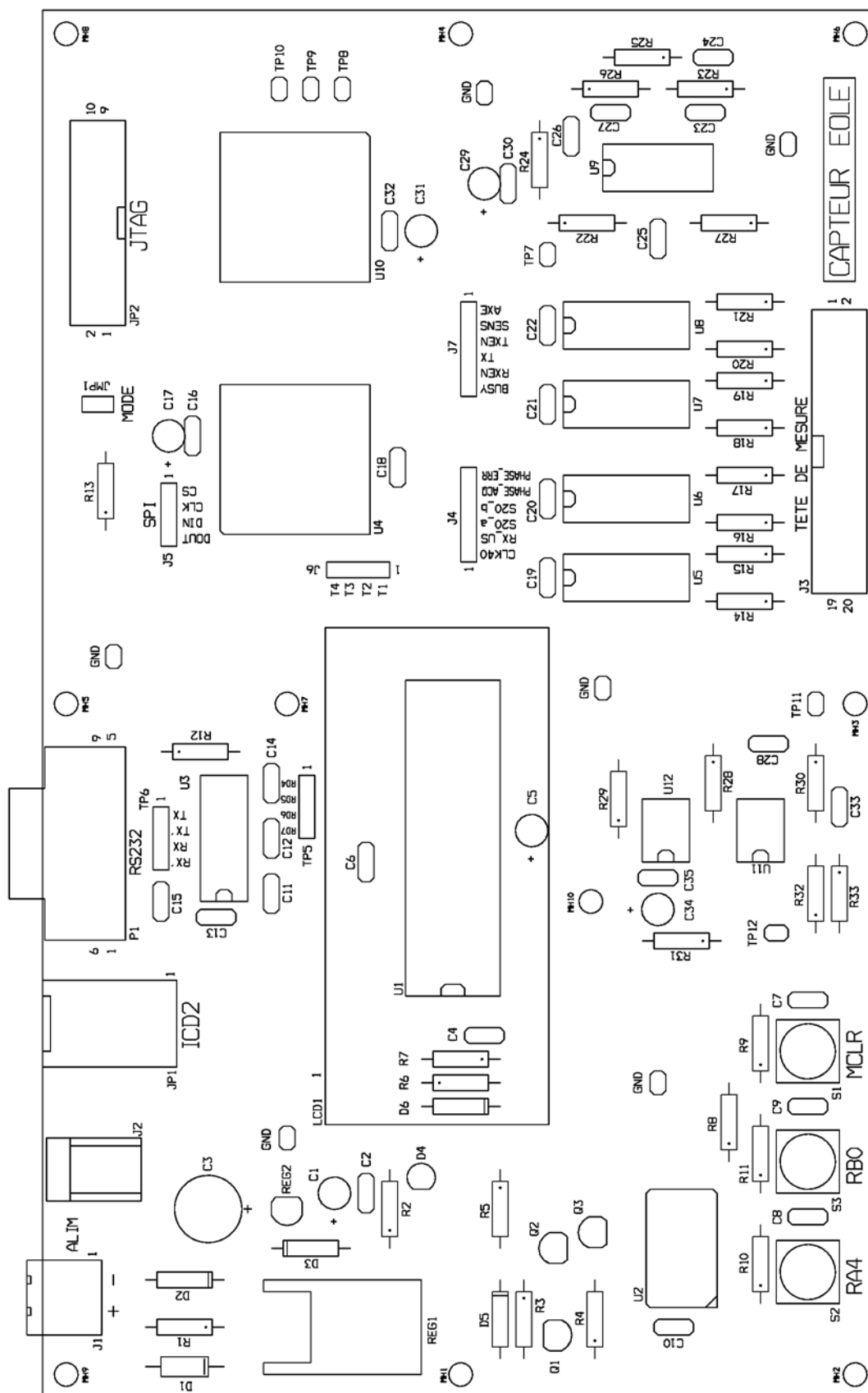


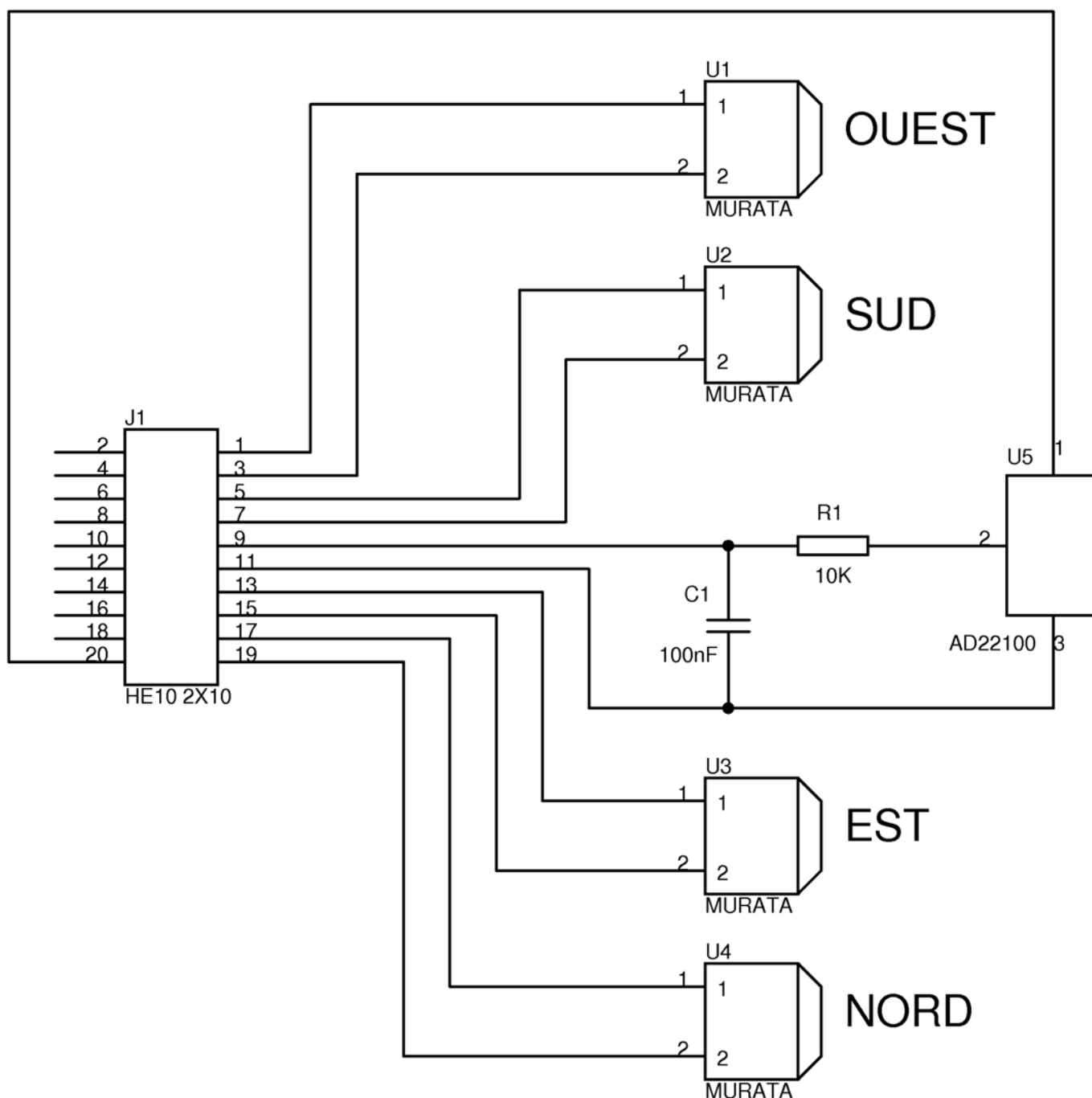




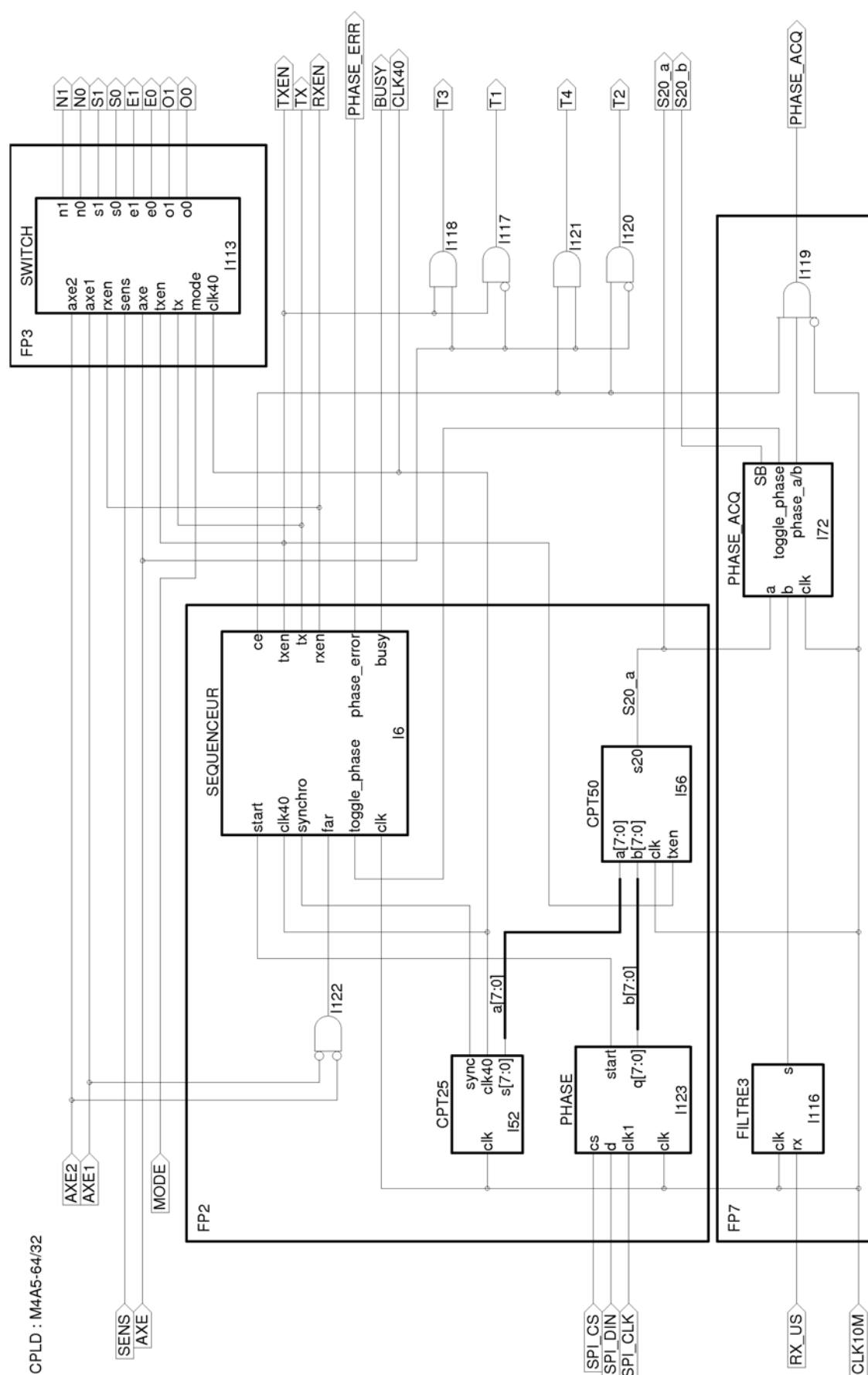


5 SCHÉMA D'IMPLANTATION

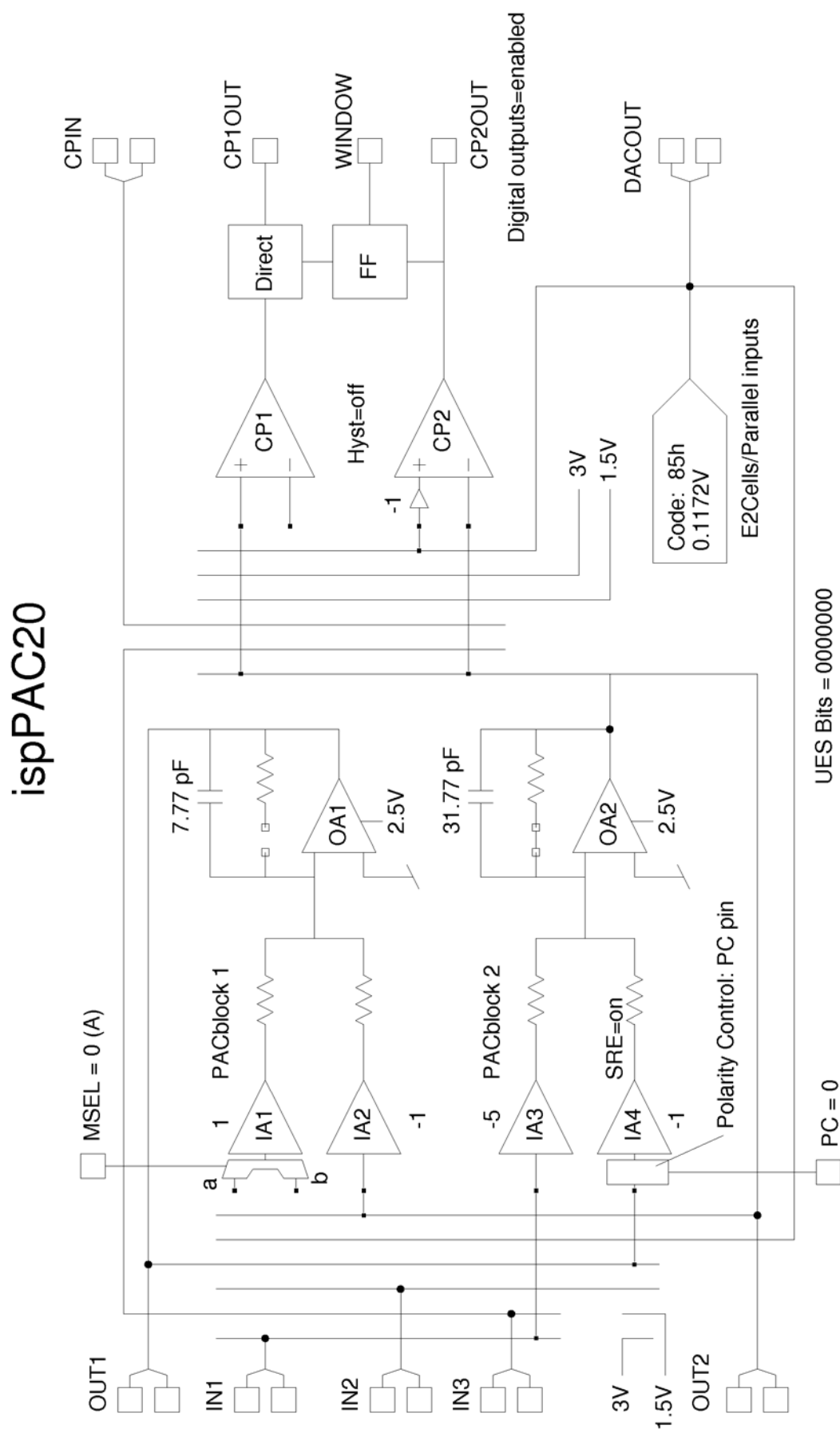


6 SCHÉMA STRUCTUREL DE LE TÊTE DE MESURE**TÊTE DE MESURE DU CAPTEUR EOLE**

7 ARCHITECTURE FONCTIONNELLE DU CPLD ispM4A5-64/32



8 CONFIGURATION DU CIRCUIT ANALOGIQUE PROGRAMMABLE « ispPac20 »



9 ÉLÉMENTS DE PROGRAMMATION DU MICROCONTRÔLEUR PIC18F452

9.1 Programme principal

```

void main (void)                /* Programme principal pour maquette EOLE */
{
    Init_Principale();           /* Initialisations matérielles et logicielles */

    while(1)                    /* boucle sans fin du programme principal */
    {
        if (appui_s1s2()==0x03) /* calibration si appui simultané de S1 et S2 */
        {
            Process_calibration();
        }
        else                    /* mesures en boucle */
        {
            top_synchro();

            Acquisition_sommes(Nb_cycles); // mesures brutes sommées sur le capteur :
            inc_synchro();                // phi_N, phi_S, phi_E, phi_O, N_Vtemp, N_Vbat

            Calcule_vent_Temp_Vbat(); // calculs des grandeurs à partir des mesures brutes :
            inc_synchro();                // vent (force & direction), température, tension batterie

            Conversions();                // conversion des grandeurs en
            inc_synchro();                // chaînes de caractères

            Affichage_LCD();              // affichage des chaînes de caractères
            inc_synchro();                // sur le module LCD (maquette EOLE)

            Transmission_RS232();         // envoi des chaînes de caractères
            inc_synchro();                // sur la liaison série RS232
        }
    }
}

```

9.2 Constantes

```

/*-----
/* coefficient de température de la vitesse du vent (C) */
const rom float Kt=(1.0/273.0);
/*-----
/* constantes numériques du système pour mesures sur 12 cycles */
const rom unsigned char Nb_cycles=12;
const rom float Nb_cycles_f=12.0;
const rom unsigned int K_Nb_cycles=96;          /* 96 = 2*4*12 */

/* coefficient de calcul du vent en km/h */
const rom float Kv=(3.6)*(1E-7)*(331.45*331.45)/(2.0*0.05*4.0*12.0);

/* coefficient de calcul de Vbat ; 7.76 provient du pont diviseur */
const rom float K_Vbat=(7.76*4.0*12.0);
/*-----
/* constantes numériques du système pour calibration sur 16 cycles */
const rom unsigned char Nb_cycles_calib=16;
const rom float Nb_cycles_calib_f=16.0;
const rom unsigned int K_Nb_cycles_calib=128; /* 128 = 2*4*16 */
/*-----
/* compensation en température du détecteur de phase en LSB/°C */
const rom float Ko=-(94.3398E-3*1E7)/(331.45*2.0*273.0);
/* 94.3398E-3 = ( (0.05)^2 + 4*(0.04)^2 )^0.5 */
/*-----
/* Filtre numérique d'anémomètre */
const rom float KF1=0.400;
const rom float KF2=0.600;
/* seuil d'affichage du vent mesuré */
const rom float Seuil_vent=0.99;

```

9.3 Routine d'acquisition (Nmax cycles élémentaires)

```

void Acquisition_sommes(unsigned char Nmax)
{
    ns_somme=0;eo_somme=0;           // RAZ de toutes
    ns_somme_plus=0;eo_somme_plus=0; // les variables sommées
    temp_somme=0;vbat_somme=0;

    for (i=0;i<Nmax;i++) // les mesures sont sommées sur "Nmax" cycles élémentaires
    {
        capte_vent_temp(); // routine assembleur pour un cycle élémentaire

        ns_somme = ns_somme + (phi_N - phi_S); // mesure du vent en NS
        eo_somme = eo_somme + (phi_E - phi_O); // mesure du vent en EO

        temp_somme = temp_somme + N_Vtemp; // mesure de température
        vbat_somme = vbat_somme + N_Vbat; // mesure de tension d'alimentation

        ns_somme_plus = ns_somme_plus + (phi_N + phi_S); // mesure des points de repos
        eo_somme_plus = eo_somme_plus + (phi_E + phi_O); // du détecteur de phase
    }
}

```

9.4 Routine de calcul

```

void Calcule_Vent_Temp_Vbat(void)
{
    /* calcul de la température (capteur AD22100) */
    teta_statique = (((float)temp_somme)-(Nb_cycles_f*4.0*140.8))/(Nb_cycles_f*4.0*2.304);

    Correction_phases(mode_compens_phase); // correction du point de
                                           // repos du détecteur de phase

    Vbat=((float)vbat_somme)/K_Vbat; // calcul de Vbat (alimentation)

    ns = (float)ns_somme; // calcul de la force du vent
    eo = (float)eo_somme;
    vent = (ns*ns) + (eo*eo);
    vent = sqrt(vent);
    vent_instant = Kv * (1.0 + Kt*teta) * vent ;

    vent_n2 = (KF1*vent_instant) + (KF2*vent_n1) ; // filtre numérique pour la
    vent_n1 = vent_n2; // force du vent (effet d'inertie)

    if (vent_n2 <= Seuil_vent) vent_moyen_i = 0x00; // seuils d'affichage du vent
    else vent_moyen_i = (int)(vent_n2 + 0.5); // 0.5 pour l'arrondi (round)

    if (vent_instant > Seuil_vent) // calcul de la direction
        direction = eole_atan2(eo,ns); // du vent
}

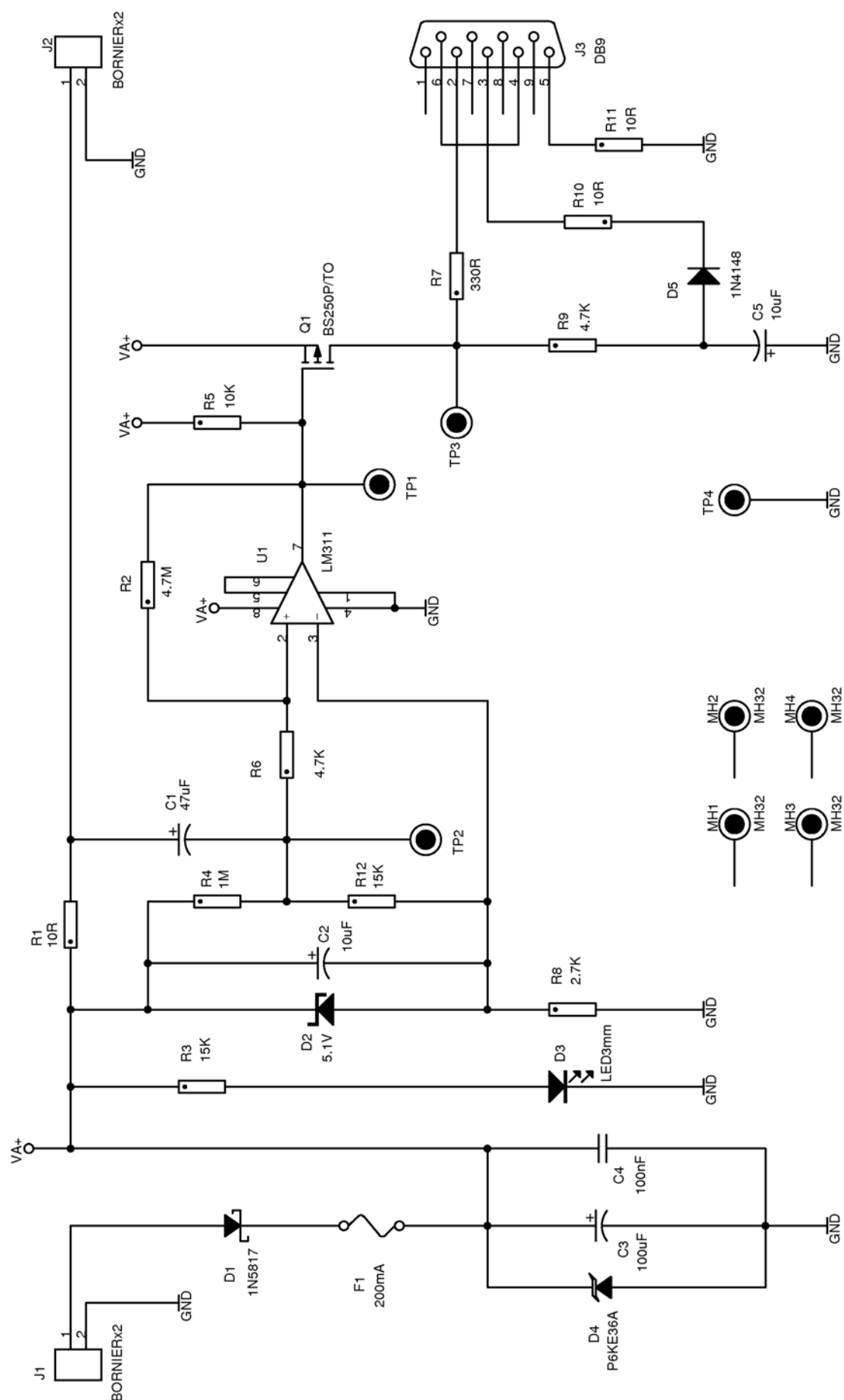
```

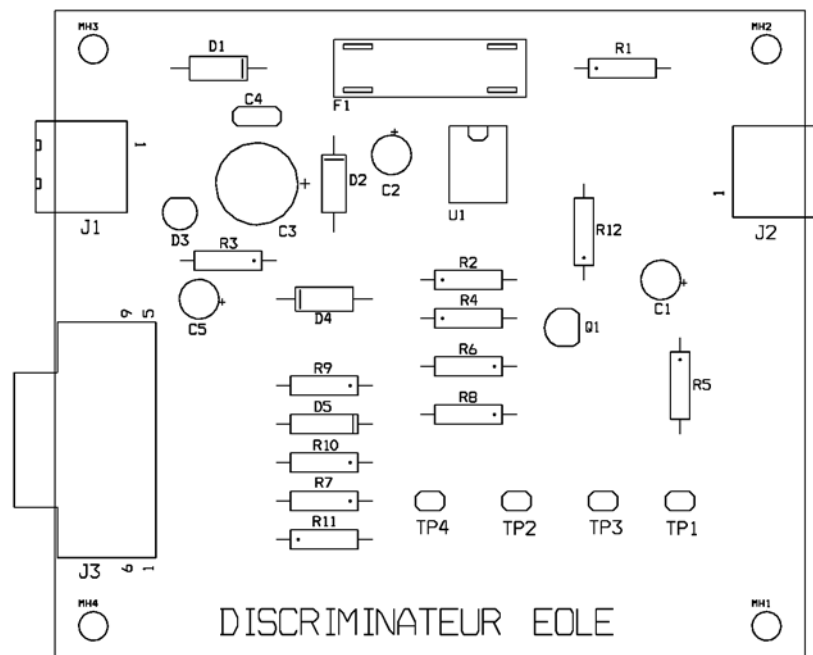
9.5 Routine d'acquisition (1 cycle élémentaire)

```

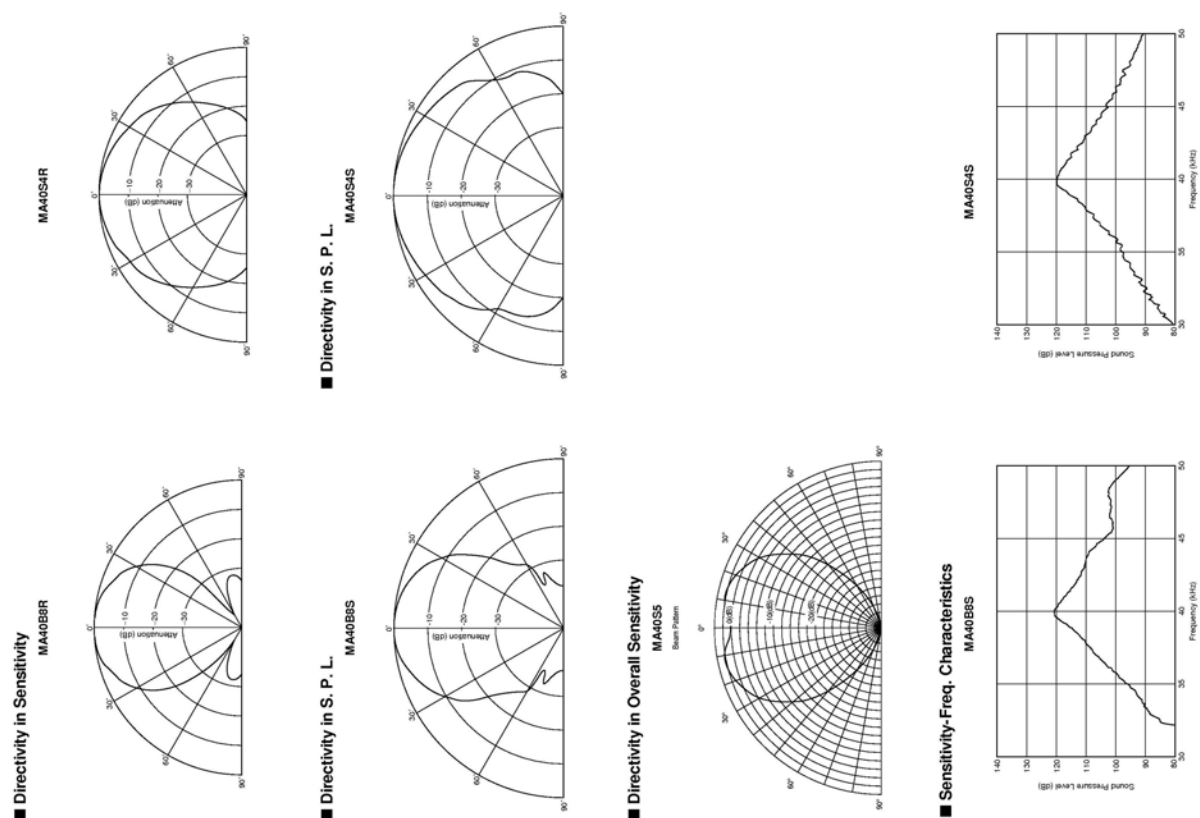
;-----
; capte_vent_temp : sous-programme assembleur
; Ce sous-programme lance un cycle élémentaire sur le capteur Eole.
; Ce cycle comprend quatre mesures élémentaires
; entrées : - phases de référence des quatre axes,
;           phi_NS (N & S), phi_EO (E & O) (chacune sur 8 bits)
; sorties : - vent : phases mesurées sur les quatre axes,
;           phi_N, phi_S, phi_E, phi_O (chacune sur 16 bits)
;           - température : N_Vtemp (sur 16 bits),
;           somme de quatre mesures en sortie du CAN TLC539
;           - tension batterie : N_Vbat (sur 16 bits),
;           somme de quatre mesures sur CAN interne PIC18 (RA0)
;           - erreurs CPLD : "Overflow phase" et "Time Out"
capte_vent_temp
    .
    .
    .
    return
;-----

```

10 DISCRIMINATEUR**10.1 Schéma structurel**

10.2 Schéma d'implantation

11.1 Transducteurs piézoélectriques



Ultrasonic Sensors

Piezoelectric Ceramic Sensors (PIEZOTITE®)

mPata

Open Structure Type

■ Features

- i. Compact and light weight.
- ii. High sensitivity and sound pressure.
- iii. Less power consumption.
- iv. High reliability.

■ Applications

Singular alarms, Range finders, Automatic doors, Remote control,

A black cylindrical piezoelectric ceramic sensor with two pins extending from the bottom. The top surface has a circular pattern.

MA40B8R/S

Technical drawing of the MA40B8R/S sensor. It includes three views: a side view showing a diameter of Ø16±0.5 mm and a height of 12.0±0.5 mm; a front view showing a width of 2.8±0.1 mm; and a rear view showing mounting holes with a pitch of 10.0±0.3 mm. A note indicates "Case (Plastic)".

* EIAJ Code
□ R □ S
in mm

A black cylindrical piezoelectric ceramic sensor with two pins extending from the bottom. The top surface has a circular pattern.

MA40S4R/S

Technical drawing of the MA40S4R/S sensor. It includes three views: a side view showing a diameter of Ø9.9±0.3 mm and a height of 7.1±0.3 mm; a front view showing a width of 2.80±0.1 mm; and a rear view showing mounting holes with a pitch of 5.0±0.3 mm.

* EIAJ Code
□ R □ S
in mm

Technical drawing of the MA40S5 sensor. It includes three views: a side view showing a diameter of Ø9.9±0.3 mm and a height of 7.1±0.3 mm; a front view showing a width of 2.80±0.1 mm; and a rear view showing mounting holes with a pitch of 5.0±0.3 mm. A note indicates "Sealed by Silicone glue".

* EIAJ Code
(in mm)

Part Number	Construction	Using Method	Nominal Freq. (kHz)	Overall Sensitivity (mV/p-p)	Sensitivity (dB)	S.P.L. (dB)	Directivity (°)	Capacitance (pF)	Operating Temp. Range (°C)	Detectable Range (m)	Resolution Range (mm)	Max. Input Voltage (Vp-p)
MA40B8R	Open struct.	Receiver	40	-	-63 typ. (0dB=10V/Pa)	-	50	2000	-30 to 85	0.2 to 6	9	-
MA40B8S	Open struct.	Transmitter	40	-	-	120 typ. (0dB=0.02mPa)	50	2000	-30 to 85	0.2 to 6	9	Continuous signal
MA40S4R	Open struct.	Receiver	40	-	-63 typ. (0dB=10V/Pa)	-	80	2550	-40 to 85	0.2 to 4	9	-
MA40S4S	Open struct.	Transmitter	40	-	-	120 typ. (0dB=0.02mPa)	80	2550	-40 to 85	0.2 to 4	9	Continuous signal
MA40S5	Open struct.	Dual Use	40	20 typ.	-	-	60 typ.	2550	-30 to 85	0.5 to 2	9	Pulse width 0.4ms Interval 100ms

Distance=30cm, Overall sensitivity:0dB=10Vp-p, Sensitivity:0dB=1Vrms/ μbar , Sound pressure level:0dB=2x10⁻⁵ μbar , 1 μbar =0.1Pa

The sensor can be used in the operating temperature range.

Please refer to the individual specification for the temperature drift of Sensitivity/Sound pressure level or environmental characteristics in that temperature range.

Directivity, detectable range and resolution are typical values. They can be changed by application circuit and fixing method of the sensor.

11.2 Capteur de température AD22100

AD22100—SPECIFICATIONS $(T_A = +25^\circ\text{C and } V_+ = +4\text{ V to } +6\text{ V unless otherwise noted})$

Parameter	AD22100K Min Typ Max	AD22100A Min Typ Max	AD22100S Min Typ Max	Units
TRANSFER FUNCTION COEFFICIENT	$V_{OUT} = (V+5\text{ V}) \times [1.375\text{ V} + (22.5\text{ mV}/^{\circ}\text{C}) \times T_A]$			
TEMPERATURE COEFFICIENT	$(V+5\text{ V}) \times 22.5$			
TOTAL ERROR				
Initial Error	± 0.5	± 1.0	± 1.0	$^{\circ}\text{C}$
$T_A = +25^{\circ}\text{C}$				
Error over Temperature	± 0.75	± 2.0	± 3.0	$^{\circ}\text{C}$
$T_A = T_{MIN}$				
$T_A = T_{MAX}$				
Nonlinearity	0.5	0.5	1.0	$\% \text{ FS}^1$
$T_A = T_{MIN}$ to T_{MAX}				
OUTPUT CHARACTERISTICS				
Nominal Output Voltage	1.375			V
$V+ = 5.0\text{ V}, T_A = 0^{\circ}\text{C}$	3.625			V
$V+ = 5.0\text{ V}, T_A = +100^{\circ}\text{C}$		0.475		V
$V+ = 5.0\text{ V}, T_A = -40^{\circ}\text{C}$		3.288		V
$V+ = 5.0\text{ V}, T_A = +85^{\circ}\text{C}$			0.250	V
$V+ = 5.0\text{ V}, T_A = -50^{\circ}\text{C}$			4.750	V
POWER SUPPLY				
Operating Voltage	+4.0	+4.0	+4.0	V
Quiescent Current	500	500	500	μA
TEMPERATURE RANGE				
Guaranteed Temperature Range	0	-40	-50	$^{\circ}\text{C}$
Operating Temperature Range	-50	+100 +150	+85 +150	$^{\circ}\text{C}$
PACKAGE	TO-92 SOIC	TO-92 SOIC	TO-92 SOIC	

CHIP SPECIFICATIONS (T_A = +25°C and V₊ = +5.0 V unless otherwise noted)

Parameter	Min	Typ	Max	Units
TRANSFER FUNCTION				
TEMPERATURE COEFFICIENT				
OUTPUT CHARACTERISTICS				
Error				
$T_A = +25^{\circ}\text{C}$		± 0.5	± 2.0	$^{\circ}\text{C}$
Nominal Output Voltage				
$T_A = +25^{\circ}\text{C}$		1.938		V
POWER SUPPLY				
Operating Voltage	+4.0	+5.0	+6.0	V
Quiescent Current		500	650	μA
TEMPERATURE RANGE				
Guaranteed Temperature Range	-50	25	+150	$^{\circ}\text{C}$
Operating Temperature Range				$^{\circ}\text{C}$

NOTES

1. PHS (Full Scale) is defined as that of the operating temperature range, -50°C to $+150^{\circ}\text{C}$. The listed max specification limit applies to the guaranteed temperature range. For example, the AD22100K has a nonlinearity of $(0.5\%) \times (200^{\circ}\text{C}) = 1^{\circ}\text{C}$ over the guaranteed temperature range of 0°C to $+100^{\circ}\text{C}$. Specifications subject to change without notice.

REV. B

-2-

Voltage Output Temperature Sensor with Signal Conditioning

AD22100*

SIMPLIFIED BLOCK DIAGRAM

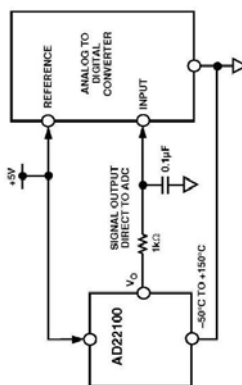
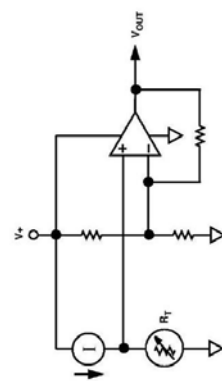
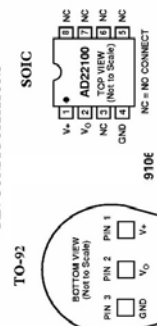


Figure 1. Application Circuit

PIN DESCRIPTION	
Mnemonic	Function
V ₊	Power Supply Input
V _o	Device Output
GND	Ground Pin must be connected to 0 V.
NC	No Connect

PIN CONFIGURATIONS



FEATURES

- 200°C Temperature Span
Accuracy Better than $\pm 2\%$ of Full Scale
Linearity Better than $\pm 1\%$ of Full Scale
Temperature Coefficient of 22.5 mV/°C
Output Proportional to Temperature $\times V_+$
Single Supply Operation
Reverse Voltage Protection
Minimal Self Heating
High Level, Low Impedance Output

APPLICATIONS

- HVAC Systems**
System Temperature Compensation
Board Level Temperature Sensing
Electronic Thermostats

MARKETS

- Industrial Process Control
Instrumentation
Automotive**

GENERAL DESCRIPTION

The AD22100 is a monolithic temperature sensor with on-chip signal conditioning. It can be operated over the temperature range -50°C to $+150^{\circ}\text{C}$, making it ideal for use in numerous HVAC, instrumentation and automotive applications.

The signal conditioning eliminates the need for any trimming, buffering or linearization circuitry, greatly simplifying the system design and reducing the overall system cost.

The output voltage is proportional to the temperature times the supply voltage (ratiometric). The output swings from 0.25 V at -50°C to +4.75 V at +150°C using a single +5.0 V supply.

Due to its ratiometric nature, the AD22100 offers a cost effective solution when interfacing to an analog-to-digital converter. This is accomplished by using the ADC's +5 V power supply as a reference to both the ADC and the AD22100 (See Figure 1), eliminating the need for and cost of a precision reference.

^fProtected by U.S. Patent Nos. 5030849 and 5243319.

REV B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

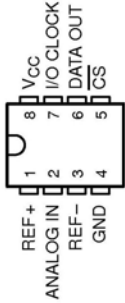
11.3 Convertisseur analogique/numérique TLC549

TLC548C, TLC548I, TLC549C, TLC549I
8-BIT ANALOG-TO-DIGITAL CONVERTERS
WITH SERIAL CONTROL

SLAS067C – NOVEMBER 1993 – REVISED SEPTEMBER 1996

- Microprocessor Peripheral or Standalone Operation
- 8-Bit Resolution A/D Converter
- Differential Reference Input Voltages
- Conversion Time . . . 17 μ s Max
- Total Access and Conversion Cycles Per Second
 - TLC548 . . . up to 45 500
 - TLC549 . . . up to 40 000
- On-Chip Software-Controllable Sample-and-Hold Function
- Total Unadjusted Error . . . ± 0.5 LSB Max
- 4-MHz Typical Internal System Clock
- Wide Supply Range . . . 3 V to 6 V
- Low Power Consumption . . . 15 mW Max
- Ideal for Cost-Effective, High-Performance Applications including Battery-Operated Portable Instrumentation
- Pinout and Control Signals Compatible With the TLC540 and TLC545 8-Bit A/D Converters and with the TLC1540 10-Bit A/D Converter
- CMOS Technology

D OR P PACKAGE
(TOP VIEW)



description

The TLC548 and TLC549 are CMOS analog-to-digital converter (ADC) integrated circuits built around an 8-bit switched-capacitor successive-approximation ADC. These devices are designed for serial interface with a microprocessor or peripheral through a 3-state data output and an analog input. The TLC548 and TLC549 use only the input/output clock (I/O CLOCK) input along with the chip select (\overline{CS}) input for data control. The maximum I/O CLOCK input frequency of the TLC548 is 2.048 MHz, and the I/O CLOCK input frequency of the TLC549 is specified up to 1.1 MHz.

T _A	AVAILABLE OPTIONS	
	PACKAGE	
	SMALL OUTLINE (D)	PLASTIC DIP (P)
0°C to 70°C	TLC548CD TLC549CD	TLC548CP TLC549CP
–40°C to 85°C	TLC548ID TLC549ID	TLC548IP TLC549IP

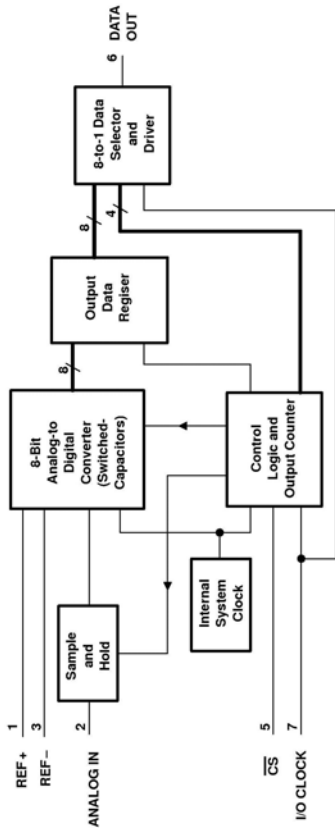
description (continued)

Operation of the TLC548 and the TLC549 is very similar to that of the more complex TLC540 and TLC541 devices; however, the TLC548 and TLC549 provide an on-chip system clock that operates typically at 4 MHz and requires no external components. The on-chip system clock allows internal device operation to proceed independently of serial input/output data timing and permits manipulation of the TLC548 and TLC549 as desired for a wide range of software and hardware requirements. The I/O CLOCK together with the internal system clock allow high-speed data transfer and conversion rates of 45 500 conversions per second for the TLC548, and 40 000 conversions per second for the TLC549.

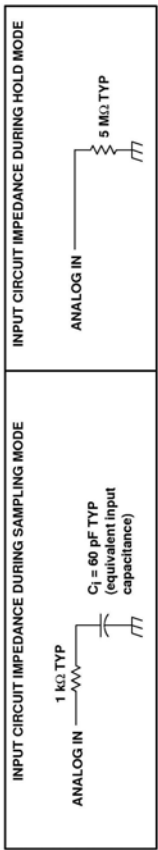
Additional TLC548 and TLC549 features include versatile control logic, an on-chip sample-and-hold circuit that can operate automatically or under microprocessor control, and a high-speed converter with differential high-impedance reference voltage inputs that ease ratio-metric conversion, scaling, and circuit isolation from logic and supply noises. Design of the totally switched-capacitor successive-approximation converter circuit allows conversion with a maximum total error of ± 0.5 least significant bit (LSB) in less than 17 μ s.

The TLC548C and TLC549C are characterized for operation from 0°C to 70°C. The TLC548I and TLC549I are characterized for operation from –40°C to 85°C.

functional block diagram



typical equivalent inputs



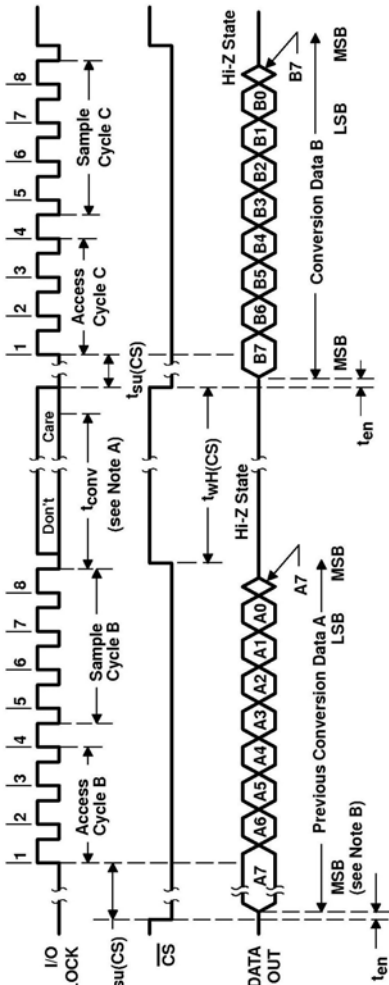
TLC548C, TLC548I, TLC549C, TLC549I

8-BIT ANALOG-TO-DIGITAL CONVERTERS

WITH SERIAL CONTROL

SLAS067C – NOVEMBER 1983 – REVISED SEPTEMBER 1996

operating sequence



- NOTES: A. The conversion cycle, which requires 36 internal system clock periods (17 μ s maximum), is initiated with the eighth I/O clock pulse trailing edge after \overline{CS} goes low for the channel whose address exists in memory at the time.
- B. The most significant bit (A7) is automatically placed on the DATA OUT bus after CS is brought low. The remaining seven bits (A6–A0) are clocked out on the first seven I/O clock falling edges. B7–B0 follows in the same manner.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	6.5 V
Input voltage range at any input	–0.3 V to $V_{CC} + 0.3$ V
Output voltage range	–0.3 V to $V_{CC} + 0.3$ V
Peak input current range (any input)	± 10 mA
Peak total input current range (all inputs)	± 30 mA
Operating free-air temperature range, T_A (see Note 2):	TLC548C, TLC549C 0°C to 70°C
	TLC548I, TLC549I –40°C to 85°C
Storage temperature range, T_{stg}	–65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

- NOTES: 1. All voltage values are with respect to the network ground terminal with the REF– and GND terminals connected together, unless otherwise noted.
2. The D package is not recommended below –40°C.

TLC548C, TLC548I, TLC549C, TLC549I

8-BIT ANALOG-TO-DIGITAL CONVERTERS

WITH SERIAL CONTROL

SLAS067C – NOVEMBER 1983 – REVISED SEPTEMBER 1996

recommended operating conditions

	TLC548			TLC549			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	3	5	6	3	5	6	V
Positive reference voltage, V_{REF+} (see Note 3)	2.5	V_{CC}	$V_{CC}+0.1$	2.5	V_{CC}	$V_{CC}+0.1$	V
Negative reference voltage, V_{REF-} (see Note 3)	–0.1	0	2.5	–0.1	0	2.5	V
Differential reference voltage, $V_{REF+} - V_{REF-}$ (see Note 3)	1	V_{CC}	$V_{CC}+0.2$	1	V_{CC}	$V_{CC}+0.2$	V
Analog input voltage (see Note 3)	0	V_{CC}	V_{CC}	0	V_{CC}	V_{CC}	V
High-level control input voltage, V_{IH} (for $V_{CC} = 4.75$ V to 5.5 V)	2			2			V
Low-level control input voltage, V_{IL} (for $V_{CC} = 4.75$ V to 5.5 V)			0.8			0.8	V
Input/output clock frequency, $f_{CLOCK(I/O)}$ (for $V_{CC} = 4.75$ V to 5.5 V)	0	2.048		0		1.1	MHz
Input/output clock high, $t_{WH(I/O)}$ (for $V_{CC} = 4.75$ V to 5.5 V)	200			404			ns
Input/output clock low, $t_{WL(I/O)}$ (for $V_{CC} = 4.75$ V to 5.5 V)	200			404			ns
Input/output clock transition time, $t_{t(I/O)}$ (for $V_{CC} = 4.75$ V to 5.5 V) (see Note 4 and Operating Sequence)			100			100	ns
Duration of \overline{CS} input high state during conversion, $t_{WH}(\overline{CS})$ (for $V_{CC} = 4.75$ V to 5.5 V) (see Operating Sequence)	17			17			μ s
Setup time, \overline{CS} low before first I/O CLOCK, $t_{SU}(\overline{CS})$ (for $V_{CC} = 4.75$ V to 5.5 V) (see Note 5)	1.4			1.4			μ s
TLC548C, TLC549C	0		70	0		70	°C
TLC548I, TLC549I	–40		85	–40		85	°C

- NOTES: 3. Analog input voltages greater than that applied to REF+ convert to all ones (11111111), while input voltages less than that applied to REF– convert to all zeros (00000000). For proper operation, the positive reference voltage V_{REF+} must be at least 1 V greater than the negative reference voltage, V_{REF-} . In addition, unadjusted errors may increase as the differential reference voltage, $V_{REF+} - V_{REF-}$, falls below 4.75 V.
4. This is the time required for the I/O CLOCK input signal to fall from V_{IH} min to V_{IL} max or to rise from V_{IL} min to V_{IH} max. In the vicinity of normal room temperature, the devices function with input clock transition time as slow as 2 μ s for remote data acquisition applications in which the sensor and the ADC are placed several feet away from the controlling microprocessor.
5. To minimize errors caused by noise at the \overline{CS} input, the internal circuitry waits for two rising edges and one falling edge of internal system clock after \overline{CS} before responding to control input signals. This \overline{CS} setup time is given by the t_{SU} and $t_{SU}(\overline{CS})$ specifications.

11.4 Commutateurs analogiques ADG408/409



LC²MOS 4-/8-Channel High Performance Analog Multiplexers

ADG408/ADG409

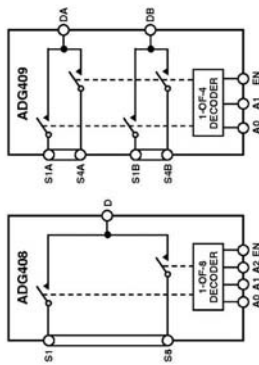
FEATURES

44 V Supply Maximum Ratings
 V_{SS} to V_{DD} Analog Signal Range
 Low On Resistance (100 Ω max)
 Low Power ($I_{SUPPLY} < 75 \mu A$)
 Fast Switching
 Break-Before-Make Switching Action
 Plug-In Replacement for DG408/DG409

APPLICATIONS

Audio and Video Routing
 Automatic Test Equipment
 Data Acquisition Systems
 Battery-Powered Systems
 Sample-and-Hold Systems
 Communication Systems

FUNCTIONAL BLOCK DIAGRAMS



GENERAL DESCRIPTION

The ADG408 and ADG409 are monolithic CMOS analog multiplexers comprising eight single channels and four differential channels, respectively. The ADG408 switches one of eight inputs to a common output as determined by the 3-bit binary address lines A0, A1, and A2. The ADG409 switches one of four differential inputs to a common differential output as determined by the 2-bit binary address lines A0 and A1. An EN input on both devices is used to enable or disable the device. When disabled, all channels are switched OFF.

The ADG408/ADG409 are designed on an enhanced LC²MOS process that provides low power dissipation yet gives high switching speed and low on resistance. Each channel conducts equally well in both directions when ON and has an input signal range that extends to the supplies. In the OFF condition, signal levels up to the supplies are blocked. All channels exhibit break-before-make switching action, preventing momentary shorting when switching channels. Inherent in the design is low charge injection for minimum transients when switching the digital inputs. The ADG408/ADG409 are improved replacements for the DG408/DG409 analog multiplexers.

PRODUCT HIGHLIGHTS

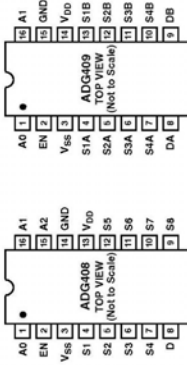
1. Extended Signal Range.
The ADG408/ADG409 are fabricated on an enhanced LC²MOS process, giving an increased signal range that extends to the supply rails.
2. Low Power Dissipation.
3. Low R_{ON} .
4. Single-Supply Operation.
For applications where the analog signal is unipolar, the ADG408/ADG409 can be operated from a single rail power supply. The parts are fully specified with a single 12 V power supply and will remain functional with single supplies as low as 5 V.

REV. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent rights owned by Analog Devices, Inc. or its subsidiaries and registered trademarks are the property of their respective companies.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700
 Fax: 781/326-8703 © 2003 Analog Devices, Inc. All rights reserved.

PIN CONFIGURATIONS (DIP/SOIC/TSSOP)



11.5 Circuit analogique programmable ispPAC20



ispPAC[®] 20

In-System Programmable Analog Circuit

Features

- **IN-SYSTEM PROGRAMMABLE (ISP™) ANALOG**
 - Two Instrument Amplifier Gain/Attenuation Stages
 - Signal Summation (Up to 3 Inputs)
 - Precision Active Filtering (10kHz to 100kHz)
 - 8-Bit DAC and Fast Dual Comparator
 - Non-Volatile E²CMOS® Cells (10,000 Cycles)
 - IEEE 1149.1 JTAG Serial Port Programming
- **LINEAR ELEMENT BUILDING BLOCKS**
 - Programmable Gain Range (0dB to 40dB)
 - Bandwidth of 550kHz (G=1), 330kHz (G=10)
 - Low Distortion (THD < -74dB max @ 10kHz)
 - Auto-Calibrated Input Offset Voltage
- **TRUE DIFFERENTIAL I/O**
 - High CMR (69dB) Instrument Amplifier Inputs
 - 2.5V Common Mode Reference on Chip
 - Rail-to-Rail Voltage Outputs
 - Single Supply 5V Operation
- **44-PIN PLASTIC PLCC AND TQFP PACKAGES**
- **APPLICATIONS INCLUDE INTEGRATED:**
 - Single +5V Supply Signal Conditioning
 - Active Filters, Gain Stages, Summing Blocks
 - Analog Front Ends, 12-Bit Data Acq. Systems
 - Precision Voltage Controlled Oscillator
 - Synchronous Detection Circuits
 - Precision Rectification & Other Non-Linear Functions

Description

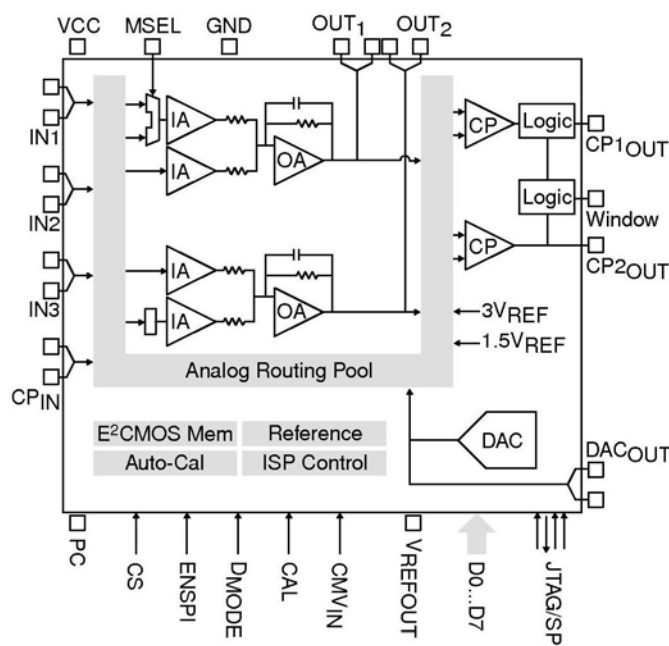
The ispPAC20 is a member of the Lattice family of In-System Programmable analog circuits, digitally configured via nonvolatile E²CMOS technology.

Analog building blocks, called PACblocks, replace traditional analog components such as opamps and active filters, eliminating the need for most external resistors and capacitors. Also included are an 8-bit DAC and dual comparators. With no requirement for external configuration components, ispPAC20 expedites the design process, simplifying prototype circuit implementation and change, while providing high-performance integrated functionality.

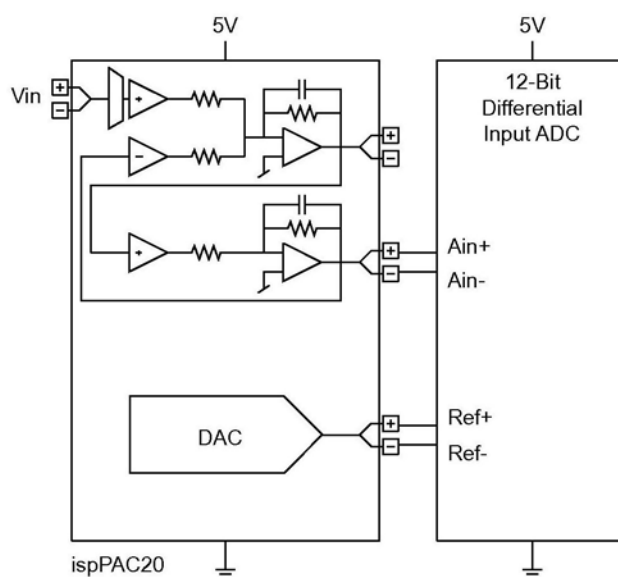
Designers configure the ispPAC20 and verify its performance using PAC-Designer®, an easy-to-use, Microsoft Windows® compatible program. Device programming is supported using PC parallel port I/O operations.

The ispPAC20 is configured through its IEEE Standard 1149.1 (JTAG) compliant serial port. The flexible In-System Programming capability enables programming, verification and reconfiguration if desired, directly on the printed circuit board.

Functional Block Diagram



Typical Application Diagram



11.6 **Microcontrôleur PIC18F452**

PIC18FXX2

28/40-pin High Performance, Enhanced FLASH Microcontrollers with 10-Bit A/D

High Performance RISC CPU:

- C compiler optimized architecture/instruction set
 - Source code compatible with the PIC16 and PIC17 instruction sets
- Linear program memory addressing to 32 Kbytes
- Linear data memory addressing to 1.5 Kbytes

Device	On-Chip Program Memory		On-Chip RAM (bytes)	Data EEPROM (bytes)
	FLASH (bytes)	# Single Word Instructions		
PIC18F242	16K	8192	768	256
PIC18F252	32K	16384	1536	256
PIC18F442	16K	8192	768	256
PIC18F452	32K	16384	1536	256

- Up to 10 MIPS operation:
 - DC - 40 MHz osc./clock input
 - 4 MHz - 10 MHz osc./clock input with PLL active
- 16-bit wide instructions, 8-bit wide data path
- Priority levels for interrupts
- 8 x 8 Single Cycle Hardware Multiplier

Peripheral Features:

- High current sink/source 25 mA/25 mA
- Three external interrupt pins
- Timer0 module: 8-bit/16-bit timer/counter with 8-bit programmable prescaler
- Timer1 module: 16-bit timer/counter
- Timer2 module: 8-bit timer/counter with 8-bit period register (time-base for PWM)
- Timer3 module: 16-bit timer/counter
- Secondary oscillator clock option - Timer1/Timer3
- Two Capture/Compare/PWM (CCP) modules. CCP pins that can be configured as:
 - Capture input: capture is 16-bit, max. resolution 6.25 ns ($T_{CY}/16$)
 - Compare is 16-bit, max. resolution 100 ns (T_{CY})
 - PWM output: PWM resolution is 1- to 10-bit, max. PWM freq. @: 8-bit resolution = 156 kHz
10-bit resolution = 39 kHz
- Master Synchronous Serial Port (MSSP) module, Two modes of operation:
 - 3-wire SPI™ (supports all 4 SPI modes)
 - I²C™ Master and Slave mode

Peripheral Features (Continued):

- Addressable USART module:
 - Supports RS-485 and RS-232
- Parallel Slave Port (PSP) module

Analog Features:

- Compatible 10-bit Analog-to-Digital Converter module (A/D) with:
 - Fast sampling rate
 - Conversion available during SLEEP
 - Linearity ≤ 1 LSb
- Programmable Low Voltage Detection (PLVD)
 - Supports interrupt on-Low Voltage Detection
- Programmable Brown-out Reset (BOR)

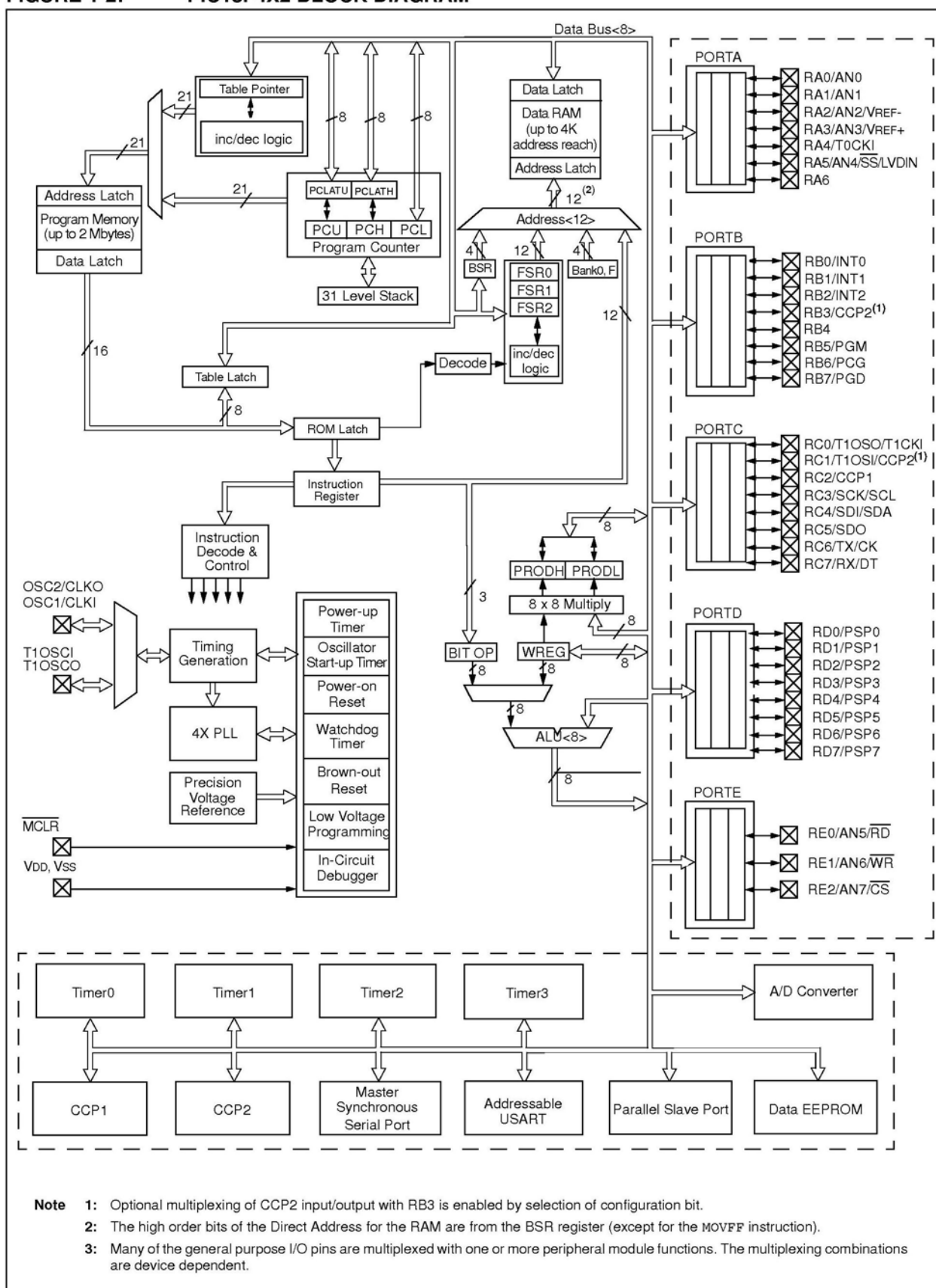
Special Microcontroller Features:

- 100,000 erase/write cycle Enhanced FLASH program memory typical
- 1,000,000 erase/write cycle Data EEPROM memory
- FLASH/Data EEPROM Retention: > 40 years
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Watchdog Timer (WDT) with its own On-Chip RC Oscillator for reliable operation
- Programmable code protection
- Power saving SLEEP mode
- Selectable oscillator options including:
 - 4X Phase Lock Loop (of primary oscillator)
 - Secondary Oscillator (32 kHz) clock input
- Single supply 5V In-Circuit Serial Programming™ (ICSP™) via two pins
- In-Circuit Debug (ICD) via two pins

CMOS Technology:

- Low power, high speed FLASH/EEPROM technology
- Fully static design
- Wide operating voltage range (2.0V to 5.5V)
- Industrial and Extended temperature ranges
- Low power consumption:
 - < 1.6 mA typical @ 5V, 4 MHz
 - 25 μ A typical @ 3V, 32 kHz
 - < 0.2 μ A typical standby current

PIC18FXX2

FIGURE 1-2: PIC18F4X2 BLOCK DIAGRAM


12 TABLEAU DES CODES ASCII

Least Significant Character	Most Significant Character								
	Hex	0	1	2	3	4	5	6	7
	0	NUL	DLE	Space	0	@	P	'	p
	1	SOH	DC1	!	1	A	Q	a	q
	2	STX	DC2	"	2	B	R	b	r
	3	ETX	DC3	#	3	C	S	c	s
	4	EOT	DC4	\$	4	D	T	d	t
	5	ENQ	NAK	%	5	E	U	e	u
	6	ACK	SYN	&	6	F	V	f	v
	7	Bell	ETB	'	7	G	W	g	w
	8	BS	CAN	(8	H	X	h	x
	9	HT	EM)	9	I	Y	i	y
	A	LF	SUB	*	:	J	Z	j	z
	B	VT	ESC	+	;	K	[k	{
	C	FF	FS	,	<	L	\	l	
	D	CR	GS	-	=	M]	m	}
	E	SO	RS	.	>	N	^	n	~
	F	SI	US	/	?	O	_	o	DEL